

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-244488

(43)Date of publication of application : 07.09.2001

(51)Int.Cl.

H01L 31/04

(21)Application number : 2000-055043

(71)Applicant : CANON INC

(22)Date of filing : 29.02.2000

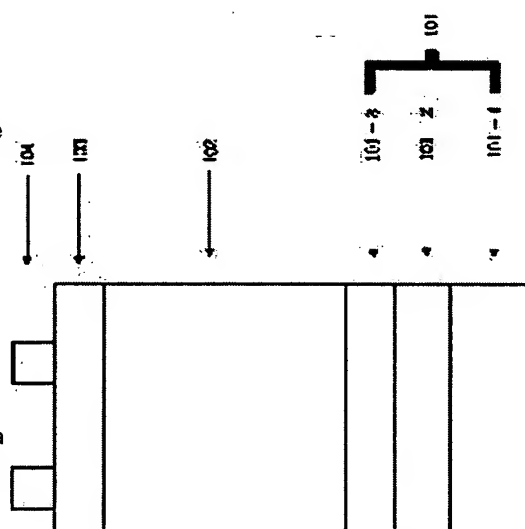
(72)Inventor : KONDO TAKAHARU

(54) PHOTOVOLTAIC ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a photovoltaic element suppressing the diffusion of zinc atoms to a semiconductor layer including silicon atoms, suppressing the drop of the transmission factor of a transparent conductive layer including zinc oxide, and suppressing the drop of adhesion force among substrate, the transparent conductive layer including zinc oxide and the semiconductor layer, even if the process of a reduction atmosphere such as a heating processing, an annealing processing and a hydrogen processing is included, in a process where the element is used at a high temperature, at high humidity or for long time or a process after the transparent conductive layer including zinc oxide is formed.

SOLUTION: In a photovoltaic element, at least a first transparent conductive layer 101-3, a semiconductor layer 102 including silicon atoms and a second transparent conductive layer 103 are included on a substrate 101-1. At least, the first transparent conductive layer 101-3 of the second transparent conductive layer 103 includes zinc oxide and a layer including silicon oxide is installed in an area which is brought into contact with the transparent conductive layer including zinc oxide in the semiconductor layer 102 including the silicon atoms.



LEGAL STATUS

[Date of request for examination]

27.11.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-244488

(P2001-244488A)

(43) 公開日 平成13年9月7日(2001.9.7)

(51) Int. Cl.

H 0 1 L 31/04

識別記号

F I

H 0 1 L 31/04

7-73-1 (参考)

B 5 F 0 5 1

X

A

審査請求 未請求 請求項の数9 O L (全 17 頁)

(21) 出願番号 特願2000-55043(P2000-55043)

(22) 出願日 平成12年2月29日(2000.2.29)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 近藤 隆治

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 100088088

弁理士 福森 久夫

Pターム(参考) 5F051 AA04 AA05 BA14 BA15 BA17

BA18 CB12 CB24 CB29 CB30

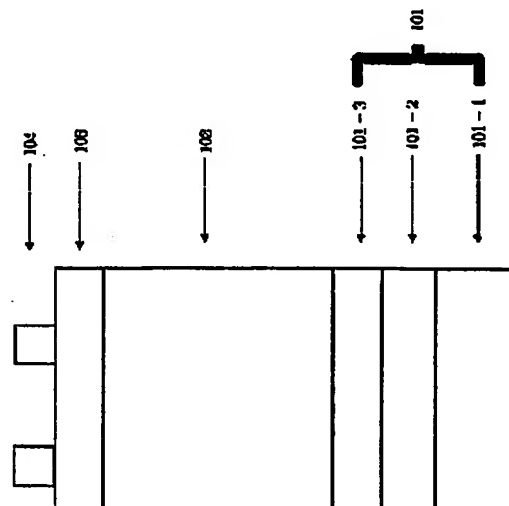
DA04 FA02 GA02 GA05

(54) 【発明の名称】 光起電力素子

(57) 【要約】

【課題】 高温下、多湿下、あるいは長期間にわたる使用下などにおいて、あるいは、酸化亜鉛を含む透明導電層を形成した後の行程において、加熱処理、アニール処理、水素処理のような還元雰囲気のある行程を含む場合でも、亜鉛原子のシリコン原子を含んだ半導体層への拡散を抑制し、酸化亜鉛を含む透明導電層の透過率の低下を抑制し、基体と酸化亜鉛を含む透明導電層および半導体層間の密着力の低下を抑制された光起電力素子を提供すること。

【解決手段】 少なくとも、第一の透明導電層101-3と、シリコン原子を含む半導体層102と、第二の透明導電層103とを基体101-1上に含む光起電力素子において、第一の透明導電層101-3と、第二の透明導電層103との少なくとも一つの層が酸化亜鉛を含み、シリコン原子を含む半導体層102の、前記酸化亜鉛を含む透明導電層と接する領域に、酸化珪素を含む層を設けたことを特徴とする。



(2)

特開2001-244488

1

2

【特許請求の範囲】

【請求項1】 少なくとも、第一の透明導電層と、シリコン原子を含む半導体層と、第二の透明導電層とを基体上に含む光起電力素子において、前記第一の透明導電層と、前記第二の透明導電層との少なくとも一つの層が酸化亜鉛を含み、前記シリコン原子を含む半導体層の、前記酸化亜鉛を含む透明導電層と接する領域に、酸化珪素を含む層を設けたことを特徴とする光起電力素子。

【請求項2】 前記シリコン原子を含む半導体層が、p型半導体層とi型半導体層とn型半導体層とからなるpn接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層と、前記酸化亜鉛を含む透明導電層との間に、酸化珪素を含む層を設けたことを特徴とする請求項1に記載の光起電力素子。

【請求項3】 前記酸化珪素を含む層が、ドーパント原子を含むことを特徴とする請求項2に記載の光起電力素子。

【請求項4】 前記シリコン原子を含む半導体層が、p型半導体層、i型半導体層、n型半導体層からなるpin接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層が、酸化珪素を主成分とすることを特徴とする請求項1に記載の光起電力素子。

【請求項5】 前記酸化珪素中の酸素濃度が、前記酸化亜鉛を含む透明導電層に向かって増大していることを特徴とする請求項1に記載の光起電力素子。

【請求項6】 前記シリコン原子を含む半導体層の形成過程の少なくとも一部において、結晶化処理がなされることを特徴とする請求項1に記載の光起電力素子。

【請求項7】 前記結晶化処理が、加熱処理、アニール処理、水素処理の少なくとも一つの処理であることを特徴とする請求項6に記載の光起電力素子。

【請求項8】 前記半導体層が高周波を用いたプラズマCVD法によって作成されたことを特徴とする請求項1ないし7のいずれか1項に記載の光起電力素子。

【請求項9】 前記半導体層が結晶相を含むことを特徴とする請求項1ないし8のいずれか1項に記載の光起電力素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、酸化亜鉛を含んだ透明導電層とシリコン原子を含んだ半導体層を含んだ太陽電池、センサー等の光起電力素子に関するものである。

【0002】

【従来の技術】 従来、水素化非晶質シリコン、水素化非晶質シリコンゲルマニウム、水素化非晶質シリコンカーバイド、それらの微結晶、多結晶などからなる半導体層を有する光起電力素子としては、長波長における吸収効

率を改善するために、半導体層の裏面に反射層を設けたものが利用されてきた。かかる反射層は、半導体材料のバンド端に近くその吸収の小さくなる波長、即ち800nmから1200nmで有効な反射特性を示すのが望ましい。この条件を十分に見識するのは、金・銀・銅・アルミニウムといった金属やそれらの合金などである。

【0003】 また、所定の波長範囲で、光学的に透明な凹凸層を設けて光閉じ込めを行なうこともなされている。一般的には前記金属層と半導体層の間に凹凸を有する透明導電層を設けて反射光を有効に利用して、短絡電流密度Jscを改善することが試みられている。さらに、前記透明導電層は、シャントパスによる特性低下を防止する。また、入射光を有効に利用して短絡電流密度Jscを改善するために、半導体の光入射側に凹凸の前記透明導電層を設けることで、入射光の半導体層中の光路長を増大させることが試みられている。

【0004】 その例として、"R-1A-15a-SiC/a-Si/a-SiGe Multi-Bandgap Stacked Solar Cells With Bandgap Profiling" Sannomiya et al., Technical Digest of the International PVSEC-5, Kyoto, Japan, p387, 1997などに銀原子から構成される凹凸のある反射層と酸化亜鉛層のコンビネーションにて、光閉じ込め効果による短絡電流の増大を達成することが記載されている。

【0005】

【発明が解決しようとする課題】 ところが、前述のようにすでに開示された酸化亜鉛を含む透明導電層、及びそれを用いた光起電力素子は優れた光電変換特性を有するものであるが、高温下、多湿下、あるいは長期間にわたる使用下などにおいて、さらにこれらの光起電力素子を直列化して使用した場合、その一部にのみ光照射された状態が長時間続いた場合に、光の照射されていない部分に通常の光変換で発生する電位とは逆極性の電位が印加されたばあい、あるいは、酸化亜鉛を含む透明導電層を形成した後の行程において加熱処理、アニール処理、水素処理のような還元雰囲気中の行程を含む場合には、酸化亜鉛中の亜鉛原子がシリコン原子を含んだ半導体層に拡散する、あるいは透明導電層の透過率が低下する、あるいは透明導電層と隣接する層との密着力が低下するなどの要因により、光電変換特性を低下させるという懸念があった。特に、シリコン原子を含んだ半導体層の少なくとも一部の形成過程において、結晶化された半導体層を形成するなどの理由により、還元作用の大きな雰囲気中の行程を経て行なう場合には、特にその懸念は大きいものであった。

【0006】 そこで、本発明は上記した課題を解決し、高温下、多湿下、あるいは長期間にわたる使用下などにおいても、あるいは酸化亜鉛を含む透明導電層を形成した後の行程において加熱処理、アニール処理、水素処理のような還元雰囲気中の行程を含む場合にも優れた光電変換特性をもつ光起電力素子を提供することを目的として

(3)

特開2001-244488

4

いる。

【0007】

【課題を解決するための手段】本発明は、少なくとも、第一の透明導電層と、シリコン原子を含む半導体層と、第二の透明導電層とを基体上に含む光起電力素子において、前記第一の透明導電層と、前記第二の透明導電層との少なくとも一つの層が酸化亜鉛を含み、前記シリコン原子を含む半導体層の、前記酸化亜鉛を含む透明導電層と接する領域に、酸化珪素を含む層を設けたことを特徴とする光起電力素子を提供する。

【0008】本発明は、前記シリコン原子を含む半導体層が、p型半導体層とi型半導体層とn型半導体層とからなるp-i-n接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層と、前記酸化亜鉛を含む透明導電層との間に、酸化珪素を含む層を設けたことを特徴とした光起電力素子を提供する。

【0009】本発明は、前記シリコン原子を含む半導体層が、p型半導体層、i型半導体層、n型半導体層からなるp-i-n接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層が、酸化珪素を主成分とすることを特徴とした光起電力素子を提供する。

【0010】本発明は、前記シリコン原子を含む半導体層の形成過程の少なくとも一部において、結晶化処理がなされることを特徴とした光起電力素子を提供する。

【0011】前記酸化珪素を含む層がドーパント原子を含んだことが好ましい。前記酸化珪素中の酸素濃度が、前記酸化亜鉛を含む透明導電層に向かって増大していることが好ましい。前記結晶化処理が、加熱処理、アニール処理、水素処理の少なくとも一つの処理であることが好ましい。前記半導体層が高周波を用いたプラズマCVD法によって作成されたことが好ましい。前記半導体層が結晶相を含むことが好ましい。

【0012】

【発明の実施の形態】前述した課題を解決するために鋭意研究を怠った結果、本発明者は、基体上に少なくとも第一の透明導電層、シリコン原子を含む半導体層、第二の透明導電層を含む光起電力素子において、前記第一の透明導電層、前記第二の透明導電層の少なくとも一つの層が酸化亜鉛を含み、前記シリコンを含む半導体層の、前記酸化亜鉛を含む透明導電層と接する領域に、酸化珪素からなる層を設けたことを特徴とした光起電力素子、特に前記シリコン原子を含む半導体層が、p型半導体層、i型半導体層、n型半導体層からなるp-i-n接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層が、少なくとも前記酸化亜鉛を含む透明導電層との間に、酸化珪素からなる層を設けた光起電力素子や、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるい

は前記n型半導体層が、酸化珪素を主成分とした光起電力素子においては、高温下、多相下、あるいは長期間にわたる使用下などにおいて、あるいは、酸化亜鉛を含む透明導電層を形成した後の行程において、加熱処理、アニール処理、水素処理のような還元雰囲気中の行程を含む場合でも、亜鉛原子のシリコン原子を含んだ半導体層への拡散を抑制し、酸化亜鉛を含む透明導電層の透過率の低下を抑制し、基体と酸化亜鉛を含む透明導電層および半導体層間の密着力の低下を抑制することを見出した。

10 【0013】上記の構成にすることにより、以下の作用がある。前記シリコンを含む半導体層の、前記酸化亜鉛を含む透明導電層と接する領域に、酸化珪素を含む層を設けることで、シリコン原子を含む半導体層への亜鉛の拡散を抑制することが可能になる。

【0014】酸化亜鉛は、そのバンドギャップは約3.3 eVであり、格子間への亜鉛原子の侵入、格子中の酸素原子の空孔などによって化学量論比に対して亜鉛過剰型の組成を持つ場合には、過剰な亜鉛がドナー準位を形成することにより、可視領域で透明であり、適度な導電性をもった透明導電層として機能する。

20 【0015】その一方で、過剰な亜鉛は隣接層への拡散の要因ともなっている。光起電力素子の主要な構成要素である半導体層へ、半導体形成過程において、および形成後の長期的な使用下において、酸化亜鉛中の亜鉛の拡散が起こった場合には、シリコン原子のネットワークの乱れ、バンドギャップ中の不純物準位の形成等による品質の低下が懸念される。

30 【0016】酸化亜鉛を含んだ透明導電層が、シリコン原子を含むp-i-n構成を含む半導体層と接する構成においては、半導体層中を拡散する要因物質としては、亜鉛、酸素、及びリンやホウ素などのドーパントがあげられるが、シリコン中におけるこれらの拡散係数を比較すると、亜鉛の拡散係数がはるかに大きく、またシリコン中の亜鉛は、シリコンのバンドギャップ中のミドル位置に準位を形成するために、亜鉛の拡散は、半導体層としての機能を大きく損ねる大きな要因となっている。ここで、前記シリコンを含む半導体層の、前記酸化亜鉛を含む透明導電層と接する領域に、酸化珪素を含む層を設けることで、隣接層への亜鉛の拡散を抑制することが可能となり、上記の問題点が軽減できる。

40 【0017】具体的な構成例としては、前記シリコン原子を含む半導体層が、p型半導体層、i型半導体層、n型半導体層からなるp-i-n接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層と、前記酸化亜鉛を含む透明導電層との間に酸化珪素を含む層を設けた構成、前記シリコン原子を含む半導体層が、p型半導体層、i型半導体層、n型半導体層からなるp-i-n接合を少なくとも一組以上含み、前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体

(4)

特開2001-244488

5

6

層が、酸化珪素を主成分とする構成などがあげられる。

【0018】前者の、前記酸化亜鉛を含む透明導電層との間に酸化珪素を含む層を設けた構成では、前記酸化珪素を含む層を酸化珪素のみからなる層としてもよいし、ドーパント原子を含んだ層としてもよい。前記酸化珪素を含む層を酸化珪素のみからなる層とした場合には、半導体層で発生したキャリアをトンネル効果を利用して取り出せる範囲の層厚で構成する。

【0019】具体的には0.5nm以上5.0nm以下が好ましい範囲である。また全面に堆積してもよいし、島状に形成した構造でも構わない。ドーパント原子を含んだ層とする場合には、酸化珪素のみからなる層と比較して、キャリアに対する導電性が確保できる為、30.0nm以下が好ましい範囲となる。又、島状に形成する場合には、島の最も厚い領域で30.0nm以下が好ましい範囲である。

【0020】亜鉛の拡散は、高温多湿下での使用、長時間の使用下で、より進行すると考えられる。また、酸化亜鉛以降の形成過程での加熱処理、アニール処理、水素処理などの、還元雰囲気の流れを含む場合には、酸化亜鉛中の過剰亜鉛原子の密度が増加するため、上記の構成にして亜鉛の拡散を抑制することは効果的である。

【0021】また、高湿環境下などでの長時間における使用下で水分が混入してきた場合には、亜鉛はマイグレーション現象によってシリコン中に樹状の成長体を形成し、これが、特性の低下、さらにはショントを発生する要因となるため、同様に効果的である。

【0022】また、酸化珪素からなる層を形成することによる別の作用としては、酸化亜鉛を含む透明導電層と、シリコン原子を含む半導体層との間の密着性が向上することがあげられる。これは、酸化亜鉛中の亜鉛の拡散を抑制することで、酸化亜鉛の結晶構造が安定化し、内部応力の変化による歪みの発生が抑制されるためではないかと考えられる。その結果、半導体層と酸化亜鉛を含む透明導電層の双方の格子のストレスが低減されるためではないかと考えられる。

【0023】さらに、酸化珪素からなる層にドーパント原子を導入したり、あるいは前記酸化亜鉛を含む透明導電層に最も近い前記p型半導体層あるいは前記n型半導体層を、酸化珪素を主成分としたものにするることにより、シリコンからなるp型半導体層あるいはn型半導体層より、エネルギーバンドの広いp型半導体層あるいはn型半導体層を形成することが可能になる。この構成がBSF(back surface field)構造として機能することにより、キャリアの逆方向拡散を抑制し、光起電力素子の特性を向上させる効果がある。

【0024】また、前記酸化珪素中の酸素濃度が、前記酸化亜鉛を含む透明導電層に向かって増大していることにより、上記の効果は、特に、酸化亜鉛を含む透明導電層以降の形成過程での加熱処理、アニール処理、水素処

理などの、還元雰囲気の行程を含む場合に効果的である。

【0025】最近、高効率および特性が長期間にわたって安定であり低コストな光起電力素子の開発をめざして、結晶成分を含む薄膜の半導体層を形成する試みが盛んに行なわれている。結晶成分を含む半導体層をプラズマCVD法によって形成する場合には、相対的に、水素希釈率が大きく、投入する高周波パワーの大きな条件下で行われる。

【0026】さらに、下地層として種結晶を形成させるために、ハロゲンランプヒーターによる加熱処理や、ArFレーザー(発振波長193nm)、KrFレーザー(発振波長248nm)、XeClレーザー(発振波長308nm)、XeFレーザー(発振波長351nm)などによるエキシマレーザーアニール処理、水素プラズマ処理などの還元作用のより強い環境下での行程を含む場合が多い。これらの処理は、酸化亜鉛表面領域からの酸素の脱離がより促進されやすい環境下で行われるために、前記酸化珪素中の酸素濃度が、前記酸化亜鉛を含む透明導電層に向かって増大していることは特に効果的である。

【0027】酸化珪素を含む層の形成方法としては、スパッタ法、CVD法を用いて直接形成する方法、あらかじめSiからなる層を形成した後に、熱酸化法、酸素プラズマ法などを用いて、Siからなる層の少なくとも一部に酸素を導入させる方法が好ましい。

【0028】酸化珪素を含む半導体層にドーパント原子を含ませる方法としては、堆積時の原料ガス、あるいは雰囲気ガス中にドーピング元素を含んだガスを混ぜる方法、ノンドーブで堆積したあとに、ドーピング原子をCVD法、イオン注入法で導入する方法などが好ましい。

【0029】また、酸化珪素中の酸素濃度を变化させる方法としては、投入パワーの変化、原料ガス中の酸素流量の変化、雰囲気ガス中の酸素分圧の変化、などが好ましい。

【0030】次に本発明の光起電力素子の構成要素について説明する。図1は本発明の光起電力素子の一例を示す模式的な断面図である。図中101は基板、102は半導体層、103は第二の透明導電層、104は集電電極である。また、101-1は基体、101-2は金属層、101-3は第一の透明導電層である。これらは基板101の構成部材である。

【0031】(基体)基体101-1としては、金属、樹脂、ガラス、セラミックス、半導体バルク等からなる板状部材やシート状部材が好適に用いられる。その表面には微細な凸凹を有していてもよい。透明基体を用いて基体側から光が入射する構成としてもよい。また、基体を長尺の形状とすることによってロール・ツー・ロール法を用いた連続成膜を行うことができる。特にステンレス、ポリイミド等の可撓性を有する材料は基体101-

(5)

特開2001-244488

7

8

1の材料として好適である。

【0032】(金属層)金属層101-2は電極としての役割と、基体101-1にまで到達した光を反射して半導体層102で再利用させる反射層としての役割とを有する。その材料としては、Al、Cu、Ag、Au、CuMg、AlSi等を好適に用いることができる。その形成方法としては、蒸着、スパッタ、電析、印刷等の方法が好適である。金属層101-2は、その表面に凸凹を有することが好ましい。それにより反射光の半導体層102内での光路長を伸ばし、短絡電流を増大させることができる。基体101-1が導電性を有する場合に

は金属層101-2は形成しなくてもよい。
【0033】(第一の透明導電層)第一の透明導電層101-3は、入射光及び反射光の乱反射を増大し、半導体層102内での光路長を伸ばす役割を有する。また、金属層101-2の元素が半導体層102へ拡散あるいはマイグレーションを起こし、光起電力素子がシャントすることを防止する役割を有する。さらに、速度な抵抗をもつことにより、半導体層のピンホール等の欠陥によるショートを防止する役割を有する。

【0034】さらに、第一の透明導電層101-3は、金属層101-2と同様にその表面に凸凹を有していることが好ましい。第一の透明導電層101-3は、ZnO、ITO等の導電性酸化物からなることが好ましく、蒸着、スパッタ、CVD、電析等の方法を用いて形成されることが好ましい。これらの導電性酸化物に導電率を変化させる物質を添加してもよい。

【0035】また、酸化亜鉛層の形成方法としては、スパッタ、電析等の方法を用いて形成されることが好ましい。

【0036】スパッタ法によって酸化亜鉛膜を形成する条件は、方法やガスの種類と流量、内圧、投入電力、成膜速度、基板温度等が大きく影響を及ぼす。例えば、DCマグネトロンスパッタ法で、酸化亜鉛ターゲットを用いて酸化亜鉛膜を形成する場合に、ガスの種類としてはAr、Ne、Kr、Xe、Hg、O₂などがあげられ、流量は、装置の大きさと排気速度によって異なるが、例えば成膜空間の容積が20リットルの場合、1sccmから100sccmが望ましい。また成膜時の内圧は1×10⁻⁴Torrから0.1Torrが望ましい。投入電力は、ターゲットの大きさにもよるが、直径15cmの場合、10Wから100KWが望ましい。また基板温度は、成膜速度によって好適な範囲が異なるが、1μm/hで成膜する場合は、70℃から450℃であることが望ましい。

【0037】また、電析法によって酸化亜鉛膜を形成する条件は、耐腐食性容器内に、硝酸イオン、亜鉛イオンを含んだ水溶液を用いるのが好ましい。硝酸イオン、亜鉛イオンの濃度は、0.001mol/lから1.0mol/lの範囲にあるのが望ましく、0.01mol/l

1から0.5mol/lの範囲にあるのがより望ましく、0.1mol/lから0.25mol/lの範囲にあるのがさらに望ましい。

【0038】硝酸イオン、亜鉛イオンの供給源としては特に限定するものではなく、両方のイオンの供給源である硝酸亜鉛でもよいし、硝酸イオンの供給源である硝酸アンモニウムなどの水溶性の硝酸塩と、亜鉛イオンの供給源である硫酸亜鉛などの亜鉛塩の混合物であってもよい。さらに、これらの水溶液に、異常成長を抑制したり密着性を向上させるために、炭水化物を加えることも好ましいものである。

【0039】炭水化物の種類は特に限定されるものではないが、グルコース(ブドウ糖)、フルクトース(果糖)などの単糖類、マルトース(麦芽糖)、サッカロース(ショ糖)などの二糖類、デキストリン、デンプンなどの多糖類などや、これらを混合したものを用いることができる。

【0040】水溶液中の炭水化物の量は、炭水化物の種類にもよるが概ね、0.001g/lから300g/lの範囲にあるのが望ましく、0.005g/lから100g/lの範囲にあるのがより望ましく、0.01g/lから60g/lの範囲にあることがさらに望ましい。

【0041】電析法により酸化亜鉛膜を堆積する場合には、前記の水溶液中に酸化亜鉛膜を堆積する基体を陰極にし、亜鉛、白金、炭素などを陽極とするのが好ましい。このとき負荷抵抗を通して流れる電流密度は、10mA/dm²から10A/dm²であることが好ましい。

【0042】(基板)以上の方法により、基体101-1上に必要に応じて、金属層101-2、第一の透明導電層101-3を積層して基板101を形成する。また、素子の集積化を容易にするために、基板101に絶縁層を設けてもよい。

【0043】(半導体層)本発明のシリコン系半導体及び半導体層102の主たる材料としては、アモルファス相あるいは結晶相、さらにはこれらの異相系のSiが用いられる。Siに代えて、SiとC又はGeとの合金を用いても構わない。

【0044】半導体層102には同時に、水素及び/又はハロゲン原子が含まれる。その好ましい含有量は0.1~40原子%である。半導体層をp型半導体層とするにはIII族元素、n型半導体層とするにはV族元素を含有する。

【0045】p型層及びn型層の電気特性としては、活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものが最適である。

【0046】また、比抵抗としては100Ωcm以下が好ましく、1Ωcm以下が最適である。スタックセル(pin接合を複数有する光起電力素子)の場合、光入射側に近いpin接合のi型半導体層はバンドギャップが広く、遠いpin接合になるに随いバンドギャップが

狭くなるのが好ましい。

【0047】また、i層内部ではその膜厚方向の中心よりもp層寄りにバンドギャップの極小値があるのが好ましい。先入射側のドーパ層（p型層もしくはn型層）は光吸収の少ない結晶性の半導体か、又はバンドギャップの広い半導体が適している。pin接合を2組積層したスタックセルの例としては、i型シリコン系半導体層の組み合わせとして、先入射側から（アモルファス半導体層、結晶相を含む半導体層）、（結晶相を含む半導体層、結晶相を含む半導体層）となるものがあげられる。

【0048】また、pin接合を3組積層した光起電力素子の例としては、i型シリコン系半導体層の組み合わせとして、先入射側から（アモルファス半導体層、アモルファス半導体層、結晶相を含む半導体層）、（アモルファス、結晶相を含む半導体層、結晶相を含む半導体層）、（結晶相を含む半導体層、結晶相を含む半導体層、結晶相を含む半導体層）となるものがあげられる。

【0049】i型半導体層としては光（630nm）の吸収係数（ α ）が 5000 cm^{-1} 以上、ソーラーシミュレーター（AM1.5、 100 mW/cm^2 ）による類似太陽光照射の光伝導度（ σ_p ）が $10 \times 10^{-10}\text{ S/cm}$ 以上、暗伝導度（ σ_d ）が $10 \times 10^{-10}\text{ S/cm}$ 以下、コンスタントフォトルレントメソッド（CPM）によるアーバックエナジーが 55 meV 以下であるのが好ましい。i型半導体層としては、わずかにp型、n型になっているものでも使用することができる。

【0050】本発明の構成要素である半導体層102についてさらに説明を加えると、図2は本発明の半導体層の一例として、一組のpin接合をもつ半導体層102を示す模式的な断面図である。

【0051】図中102-1Aは酸化珪素を含む層であり、102-1は結晶相を含むn型半導体層であり、さらに、結晶相を含むi型半導体層102-2、結晶相を含むp型半導体層102-3、酸化珪素を含む層102-3Aを積層する。

【0052】ここで、102-1A、102-3Aの酸化珪素を含む層は、隣接する透明導電層が酸化亜鉛を含む場合に設けられる。

【0053】また、102-1A、102-3Aの酸化珪素を含む層は、それぞれ102-1および102-3と同じ導電型になるようなドーパント原子を含んでもよい。さらには、図3に示すように、酸化珪素を主成分とする結晶相を含むn型半導体層102-1B、結晶相を含むi型半導体層102-2、酸化珪素を主成分とする結晶相を含むp型半導体層102-3Bの構成とし、導電型を示す層全体を酸化珪素を主成分とする層としても構わない。

【0054】また、上記のパターンの組み合わせでも構わない。pin接合を複数持つ半導体層においては、酸化亜鉛を含む透明導電層に隣接する層に、上記の酸化珪

素が含まれる層がある構成であることが好ましい。また先入射側の導電型は、p型半導体層でも、n型半導体層でも構わない。

【0055】（半導体層の形成方法）本発明の半導体層102を形成するには、高周波プラズマCVD法が適している。以下、高周波プラズマCVD法によって半導体層102を形成する手順の好適な例を示す。

（1）減圧状態にできる堆積室（真空チャンバー）内を所定の堆積圧力に減圧する。

（2）堆積室内に原料ガス、希釈ガス等の材料ガスを導入し、堆積室内を真空ポンプによって排気しつつ、堆積室内を所定の堆積圧力に設定する。

（3）基板101をヒーターによって所定の温度に設定する。

（4）高周波電源によって発振された高周波を前記堆積室に導入する。前記堆積室への導入方法は、高周波を導波管によって導き、アルミナセラミックスなどの誘電体窓を介して堆積室内に導入したり、高周波を同軸ケーブルによって導き、金属電極を介して堆積室内に導入したりする方法がある。

（5）堆積室内にプラズマを生起させて原料ガスを分解し、堆積室内に配置された基板101上に堆積膜を形成する。この手順を必要に応じて複数回繰り返して半導体層102を形成する。

【0056】シリコン系半導体、及び上述の半導体層102の形成条件としては、堆積室内の基板温度は $100 \sim 450^\circ\text{C}$ 、圧力は $0.5\text{ mTorr} \sim 100\text{ Torr}$ 、高周波パワーは $0.001 \sim 2\text{ W/cm}^2$ が好適な条件としてあげられる。シリコン系半導体、及び上述の半導体層102の形成に適した原料ガスとしては、 SiH_4 、 Si_2H_6 、 SiF_4 等のシリコン原子を含有したガス化しうる化合物があげられる。合金系にする場合にはさらに、 GeH_4 や CH_4 などのようにGeやCを含有したガス化しうる化合物を原料ガスに添加することが望ましい。原料ガスは、希釈ガスで希釈して堆積室内に導入することが望ましい。希釈ガスとしては、 H_2 や He などがあげられる。さらに窒素、酸素等を含有したガス化しうる化合物を原料ガス乃至希釈ガスとして添加してもよい。半導体層をp型層とするためのドーパントガスとしては B_2H_6 、 BF_3 等が用いられる。また、半導体層をn型層とするためのドーパントガスとしては、 PH_3 、 PF_3 等が用いられる。結晶相の薄膜や、 SiC 等の光吸収が少ないかバンドギャップの広い層を堆積する場合には、原料ガスに対する希釈ガスの割合を増やし、比較的高いパワーの高周波を導入するのが好ましい。

【0057】本発明の酸化珪素を含む層をスパッタ法で形成する場合には、方法やガスの種類と流量、内圧、投入電力、成膜速度、基板温度等が大きく影響を及ぼす。例えばRFマグネトロンスパッタ法で、酸化珪素ターゲットを用いて酸化珪素を含む膜を形成する場合には、ガ

11

スの種類としてはAr、Ne、Kr、Xe、Hg、O₂などがあげられ、流量は、装置の大きさと排気速度によって異なるが、例えば成膜空間の容積が20リットルの場合、1sccmから100sccmが望ましい。

【0058】また、成膜時の内圧は 1×10^{-4} Torrから0.1Torrが望ましい。投入電力は、ターゲットの大きさにもよるが、直径15cmの場合、10Wから100KWが望ましい。また、基板温度は、成膜速度によって好適な範囲が異なるが、 $1 \mu\text{m}/\text{h}$ で成膜する場合は、70℃から450℃であることが望ましい。

【0059】また、CVD法で形成する場合には、原料ガスとしてSiH₄とO₂、および酸素化合物との混合ガスが好ましい。このとき、SiH₄とO₂はたやすく反応するため、別系統で導入する。形成条件としては、堆積室内の基板温度は100～450℃、圧力は0.5mTorr～10Torr、高周波パワーは0.001～1W/cm²が好適な条件としてあげられる。

【0060】(第二の透明導電層) 第二の透明導電層103-1は、先入射側の電極であるとともに、その膜厚を適宜に設定することにより反射防止膜の役割をかわることができる。第二の透明導電層103は、半導体層102の吸収可能な波長領域において高い透過率を有すること、抵抗率が低いことが要求される。好ましくは550nmにおける透過率が80%以上、より好ましくは85%以上であることが望ましい。

【0061】第二の透明導電層103の材料としては、ITO、ZnO、In₂O₃等を好適に用いることができる。その形成方法としては、蒸着、CVD、スプレー、スパインオン、浸漬などの方法が好適である。これらの材料に導電率を変化させる物質を添加してもよい。第二の透明導電層をZnOによって形成された場合には、必要に応じて、半導体層と接する領域に酸化亜鉛中の亜鉛量に対する酸素量の比R₁が、中間層以外の部分の酸化亜鉛中の亜鉛量に対する酸素量の比R₂より大きく形成した中間層103-2を必要に応じて設けてもよい。

【0062】(集電電極) 集電電極104は集電効率を向上するために透明電極103上に設けられる。その形成方法として、マスクを用いてスパッタによって電極パターンの金属を形成する方法や、導電性ペーストあるいは半田ペーストを印刷する方法、金属線を導電性ペーストで固着する方法などが好適である。

【0063】なお、必要に応じて光起電力素子の両面に保護層を形成することがある。同時に光起電力素子の裏面(先入射側と反射側)などに銅板等の補板材を併用してもよい。

【0064】

【実施例】以下の実施例では、光起電力素子として太陽電池を例に挙げて本発明を具体的に示すが、これらの実施例は本発明の内容を何ら限定するものではない。

【0065】(実施例1) 図4に示した堆積膜形成装置

(7)

特開2001-244488

12

201を用い、以下の手順で光起電力素子を形成した。図5に示したpin型光起電力素子を形成した。図5は本発明のシリコン系半導体を有する光起電力素子の一例を示す模式的な断面図である。図中、図1と同様の部材には同じ符号を付して説明を省略する。

【0066】この光起電力素子の半導体層は、酸化珪素を含む層102-1A、結晶相を含むn型半導体層102-1と、結晶相を含むi型半導体層102-2と結晶相を含むp型半導体層102-3とからなっている。すなわち、この光起電力素子はいわゆるpin型シングルセル光起電力素子である。

【0067】図4は、本発明のシリコン系半導体及び光起電力素子を製造する堆積膜形成装置の一例を示す模式的な断面図である。

【0068】図4に示す堆積膜形成装置201は、基板送り出し容器202、半導体形成用真空容器211～217、基板巻き取り容器203が、ガスゲートを介して結合することによって構成されている。この堆積膜形成装置201には、各容器及び各ガスゲートを貫いて帯状の導電性基板204がセットされる。帯状の導電性基板204は、基板送り出し容器202に設置されたボビンから巻き出され、基板巻き取り容器203で別のボビンに巻き取られる。

【0069】半導体形成用真空容器211～217は、それぞれ堆積室を有しており、該放電室内の放電電極241～247に高周波電源251～257から高周波電力を印加することによってグロー放電を生起させ、それによって原料ガスを分解し導電性基板204上に半導体層を堆積させる。また、各半導体形成用真空容器211～217には、原料ガスや希釈ガスを導入するためのガス導入管231～237が接続されている。

【0070】半導体形成用真空容器212と半導体形成用真空容器213の間および半導体形成用真空容器215と半導体形成用真空容器216の間には、結晶化手段用の結晶化容器221、222が具備されている。結晶化容器221、222には、ガス導入管227、228、エキシマレーザー装置223、224が具備されている。

【0071】図4に示した堆積膜形成装置201は、半導体形成用真空装置を7個具備しているが、以下の実施例においては、すべての半導体形成用真空容器でグロー放電を生起させる必要はなく、製造する光起電力素子の層構成にあわせて各容器でのグロー放電の有無を選択することができる。

【0072】また、各半導体形成装置には、各堆積室内での導電性基板204と放電空間との接触面積を調整するための、不図示の成膜領域調整板が設けられており、これを調整することによって各容器で形成される各半導体層の膜厚を調整することができるようになっている。

【0073】次に基板送り出し容器202に、導電性基

(8)

特開2001-244488

13

14

板204を巻いたボビンを装着し、導電性基板204を搬入側のガスゲート、半導体形成用真空容器211、212、結晶化容器221、半導体形成用容器213、214、215、結晶化容器222、半導体形成用容器216、217、搬出側のガスゲートを介し、基板巻き取り容器203まで通し、帯状の導電性基板204がたるまないように張力調整を行った。

【0074】そして、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、217、結晶化容器221、222、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、 5×10^{-6} Torr以下まで十分に真空排気した。

【0075】次に、真空排気系を作動させつつ、半導体形成用真空容器211～214へガス導入管231～24

* 34から原料ガス及び希釈ガスを、結晶化容器221へ500sccmの水素ガスを供給した。

【0076】また、半導体形成用真空容器211～214以外の半導体形成用真空容器、結晶化容器222にはガス導入管から200sccmの H_2 ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500sccmの H_2 ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器211～214内の圧力を所望の圧力に調整した。形成条件は表1に示す通りである。このとき、ガス導入管231は独立な2系統で構成し、 SiH_4 と O_2 はガス導入管内では混合しないようにした。また、結晶化容器221内は2Torrの圧力に保持した。

【表1】

211の形成条件	原料ガス	SiH_4 : 20sccm O_2 : 100sccm
	基板温度	300℃
	圧力	1.0Torr
212の形成条件	原料ガス	SiH_4 : 20sccm H_2 : 100sccm PH_3 (H_2 で2%に希釈): 30sccm
	基板温度	300℃
	圧力	1.0Torr
213の形成条件	原料ガス	SiH_4 : 30sccm H_2 : 1000sccm
	基板温度	300℃
	圧力	300mTorr
214の形成条件	原料ガス	SiH_4 : 10sccm H_2 : 800sccm BF_3 (H_2 で2%に希釈): 100sccm
	基板温度	200℃
	圧力	1.2Torr

【0077】半導体形成用真空容器211～214内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

【0078】次に、半導体形成用真空容器211～214内の放電電極241～244に高周波電源251～254より高周波を導入し、半導体形成用真空容器211～214内の堆積室内にグロー放電を生じし、導電性基

(9)

特開2001-244488

15

板204上に、導電性基板204上に酸化珪素を含む層（膜厚1.5nm）を形成し、アモルファスn型半導体層（膜厚20nm）を形成したした後、XeClエキシマレーザーによる結晶化処理（パルスエネルギー150mJ/cm²）を行って、結晶相を含むn型半導体層を形成した後に、前記結晶相を含むn型半導体層上に、結晶相を含むi型半導体層（膜厚1.5μm）、結晶相を含むp型半導体層（膜厚10nm）を形成し光起電力素子を形成した（実施例1-1）。

【0079】ここで、半導体形成用真空容器211には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器212には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器213には周波数100MHz、パワー密度20mW/cm²の高周波電力を導入した。半導体形成用真空容器214には周波数13.56MHz、パワー密度30mW/cm²を導入した。

【0080】次に、不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36cm×22cmの太陽電池モジュールに加工した（実施例1-2）。次に、堆積膜形成装置211で酸化珪素を含む層を形成*

16

*しなかった以外は、実施例1-1と同様の方法で光起電力素子（比較例1-1）を、実施例1-2と同様の方法で太陽電池モジュールを形成した（比較例1-2）。

【0081】実施例1-1、比較例1-1の光起電力素子を群生目テープ法（切り傷の隙間間隔1mm、ます目の数100）を用いて導電性基板と半導体層との間の密着性を調べた。またあらかじめ初期光電変換効率を測定しておいた実施例1-2、比較例1-2の太陽電池モジュールを、温度85℃、湿度85%の暗所に設置し30分保持、その後70分かけて温度20℃まで下げ30分保持、再び70分かけて温度85℃湿度85%まで戻す。このサイクルを100回繰り返した後に再度光電変換効率を測定し、温度湿度試験による光電変換効率の変化を調べた。また、あらかじめ初期光電変換効率を測定しておいた実施例1-2、比較例1-2の太陽電池モジュールを温度85℃、湿度85%の暗所に設置し、同時に逆方向バイアスを10V印加させながら500時間経過後に、再度光電変換効率を測定し、高温多湿下での逆バイアス印加による光電変換効率の変化を調べた。これらの結果を表2に示す。

【表2】

	実施例1	比較例1
群生目テープ法による生存群生目数 (実施例1-1の値を1に規格化)	1	0.96
初期光電変換率	1	0.99
温度湿度試験による光電変換率の変化 (試験後の効率/初期効率)	1.0	0.95
高温多湿逆バイアス印加試験による 光電変換率の変化 (試験後の効率/初期効率)	1.0	0.95

【0082】表2に示すように、本発明の実施例1-1の光起電力素子および光起電力素子を含む実施例1-2太陽電池モジュールは、比較例1-1の光起電力素子、比較例1-2の太陽電池モジュールと比較して、密着性、初期変換効率、温度湿度試験や高温多湿逆バイアス印加試験に対する耐久性に優れている。以上のことより本発明の光起電力素子を含む太陽電池モジュールは、優れた特長を持つことが分かる。

【0083】（実施例2）図4に示した堆積膜形成装置201を用い、以下の手順で図6に示したpin型光起電力素子を形成した。図6は本発明のシリコン系薄膜を有する光起電力素子の一例組立模式的な断面図である。図中、図1と同様の部材には同じ符号を付して説明を省略する。この光起電力素子の半導体層は、酸化珪素

を主成分とする結晶相を含むn型半導体層102-1Bと結晶相を含むi型半導体層102-2と結晶相を含むp型半導体層102-3とからなっている。すなわち、この光起電力素子はいわゆるpin型シングルセル光起電力素子である。

【0084】実施例1と同様に、帯状の導電性基板204を作成し、堆積膜形成装置201に装着し、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、217、結晶化容器221、222、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、5×10⁻⁴Torr以下まで充分に真空排気した。

【0085】次に、真空排気系を動作させつつ、半導体形成用真空容器212～214へガス導入管232～2

(10)

特開2001-244488

17

18

34から原料ガス及び希釈ガスを供給した。

【0086】また、半導体形成用真空容器212～214以外の半導体形成用真空容器にはガス導入管から200 sccmのH₂ガスを供給し、同時に不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして5*

*00 sccmのH₂ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器212～214内の圧力を所望の圧力に調整した。形成条件は表3に示す通りである。

【表3】

212の形成条件	原料ガス	SiH ₄ : 20 sccm O ₂ : 100 sccm PH ₃ (H ₂ で2%に希釈): 30 sccm
	基板温度	300℃
	圧力	1.0 Torr
213の形成条件	原料ガス	SiP ₄ : 50 sccm H ₂ : 300 sccm
	基板温度	400℃
	圧力	100 mTorr
214の形成条件	原料ガス	SiH ₄ : 10 sccm H ₂ : 800 sccm BP ₃ (H ₂ で2%に希釈): 100 sccm
	基板温度	200℃
	圧力	1.2 Torr

【0087】半導体形成用真空容器212～214内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

【0088】次に、半導体形成用真空容器212～214内の高周波導入部242～244に高周波電源252～254より高周波を導入し、半導体形成用真空容器212～214内の堆積室内にグロー放電を生じ、導電性基板204上に、導電性基板204上に酸化珪素を主成分とするアモルファスn型半導体層（膜厚30 nm）を形成した後、XeClエキシマレーザーによる結晶化処理（パルスエネルギー150 mJ/cm²）を行って、酸化珪素を主成分とする結晶相を含むn型半導体層を形成した後に、前記酸化珪素を主成分とする結晶相を含むn型半導体層上に結晶相を含むi型半導体層（膜厚1.5 μm）、結晶相を含むp型半導体層（膜厚10 nm）を形成し光起電力素子を形成した（実施例2-1）。

【0089】ここで、半導体形成用真空容器212には周波数13.56 MHz、パワー密度5 mW/cm²の高周波電力を、半導体形成用真空容器213には周波数

2.45 GHz、パワー密度50 mW/cm²の高周波電力を、半導体形成用真空容器214には周波数13.56 MHz、パワー密度30 mW/cm²の高周波電力を導入した。

【0090】次に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36 cm×22 cmの太陽電池モジュールに加工した（実施例2-2）。

【0091】次に堆積膜形成装置212に酸素のかわりに水素を導入した以外は実施例2-1と同様の方法で光起電力素子（比較例2-1）を、実施例2-2と同様の方法で太陽電池モジュールを形成した（比較例2-2）。

【0092】実施例2-1、比較例2-1の光起電力素子を盲目テープ法（切り傷の間隔1 mm、まず目の数100）を用いて導電性基板と半導体層との間の密着性を調べた。またあらかじめ初期光電変換効率を測定しておいた実施例2-2、比較例2-2の太陽電池モジュールを、温度85℃、湿度85%の暗所に設置し30分保持、その後70分かけて温度-20℃まで下げ30分保持、再び70分かけて温度85℃湿度85%まで戻す。このサイクルを100回繰り返した後に再度光電

(11)

特開2001-244488

19

20

変換効率を測定し、温湿度試験による光電変換効率の変化を調べた。また、あらかじめ初期光電変換効率を測定しておいた実施例2-2、比較例2-2の太陽電池モジュールを温度85℃、湿度85%の暗所に設置し、同時に逆方向バイアスを10V印加させながら500時間経たず

* 過後に、再度光電変換効率を測定し、高温多湿下での逆バイアス印加による光電変換効率の変化を調べた。これらの結果を表4に示す。

【表4】

	実施例1	比較例1
群生目テープ法による生存群生目数 (実施例2-1の値を1に規格化)	1	0.94
初期光電変換率	1	1.0
温湿度試験による光電変換率の変化 (試験後の効率/初期効率)	1.0	0.93
高温多湿逆バイアス印加試験による 光電変換率の変化 (試験後の効率/初期効率)	1.0	0.93

【0093】表4に示すように、本発明の実施例2-1の光起電力素子および光起電力素子を含む実施例2-2太陽電池モジュールは、比較例2-1の光起電力素子、比較例2-2の太陽電池モジュールと比較して、密着性、初期変換効率、温湿度試験や高温多湿逆バイアス印加試験に対する耐久性に優れている。以上のことより本発明の光起電力素子を含む太陽電池モジュールは、優れた特長を持つことが分かる。

【0094】(実施例3) 図4に示した堆積膜形成装置201を用い、以下の手順で図7に示した光起電力素子を形成した。図7は本発明のシリコン系半導体を有する光起電力素子の一例を示す模式的な断面図である。

【0095】図中、図1と同様の部材には同じ符号を付して説明を省略する。この光起電力素子の半導体層は、酸化珪素を含む層102-1A、結晶相を含むn型半導体層102-1と、結晶相を含むi型半導体層102-2と結晶相を含むp型半導体層102-3、結晶相を含むn型半導体層102-1と、結晶相を含むi型半導体層102-5と結晶相を含むp型半導体層102-6、とからなっている。すなわち、この光起電力素子はいわ

ゆるpinpin型ダブルセル光起電力素子である。

【0096】実施例1と同様に、帯状の導電性基板204を堆積膜形成装置201に装着し、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、217、結晶化容器221、222、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、 5×10^{-4} Torr以下まで十分に真空排気した。

【0097】次に、真空排気系を作動させつつ、半導体形成用真空容器211~217へガス導入管231~237から原料ガス及び希釈ガスを、結晶化容器221、222へ500 sccmの水素ガスを供給した。

【0098】また、不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500 sccmの H_2 ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器211~217内の圧力を所望の圧力に調整した。形成条件は表5に示す通りに行なった。また、結晶化容器221、222内は2 Torrの圧力に保持した。

【表5】

(12)

特開2001-244488

21

22

211の形成条件	原料ガス	SiH ₄ : 20sccm O ₂ : 100sccm
	基板温度	300℃
	圧力	1.0Torr
212、215の形成条件	原料ガス	SiH ₄ : 20sccm H ₂ : 100sccm PH ₃ (O ₂ で2%に希釈): 30sccm
	基板温度	300℃
	圧力	1.0Torr
213、216の形成条件	原料ガス	SiH ₄ : 50sccm H ₂ : 300sccm
	基板温度	400℃
	圧力	100mTorr
214、217の形成条件	原料ガス	SiH ₄ : 10sccm H ₂ : 800sccm BF ₃ (H ₂ で2%に希釈): 100sccm
	基板温度	200℃
	圧力	1.2Torr

【0099】半導体形成用真空容器211～217内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

【0100】次に、半導体形成用真空容器211～217内の放電電極241～247に高周波電源251～257より高周波を導入し、半導体形成用真空容器211～217内の堆積室内にグロー放電を生じ、導電性基板204上に、導電性基板204上に酸化珪素を含む層（膜厚1.5nm）を形成し、アモルファスn型半導体層（膜厚30nm）を形成したした後、XeClエキシマレーザーによる結晶化処理（パルスエネルギー150mJ/cm²）を行って、結晶相を含むn型半導体層を形成した後、前記結晶相を含むn型半導体層上に、結晶相を含むi型半導体層（膜厚2.0μm）、結晶相を含むp型半導体層（膜厚10nm）を形成してボトムセルを作成し、さらにアモルファスn型半導体層（膜厚30nm）を形成したした後、XeClエキシマレーザーによる結晶化処理（パルスエネルギー150mJ/cm²）を行って、結晶相を含むn型半導体層を形成した後、前記結晶相を含むn型半導体層上に、結晶相を含むi型半導体層（膜厚2.0μm）、結晶相を含むp型半導体層（膜厚10nm）を形成してトップセルを作成してダブルセルの光起電力素子を形成した。

【0101】ここで、半導体形成用真空容器211には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器212には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器213には周波数2.45GHz、パワー密度50mW/cm²の高周波電力を、半導体形成用真空容器214には周波数13.56MHz、パワー密度30mW/cm²の高周波電力を、半導体形成用真空容器215には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器216には周波数2.45GHz、パワー密度50mW/cm²の高周波電力を、半導体形成用真空容器217には周波数13.56MHz、パワー密度30mW/cm²の高周波電力を導入した。

(13)

特開2001-244488

23

24

【0102】次に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36cm×22cmの太陽電池モジュールに加工した(実施例3)。

【0103】実施例3の太陽電池モジュールは、実施例1-2の太陽電池モジュールと比べて1.3倍の光電変換効率を示し、また、実施例3の太陽電池モジュールは、密着性、初期変換効率、湿湿度試験や高温多湿逆バイアス印加試験に対する耐久性に優れていた。以上のことから本発明の光起電力素子を含む太陽電池モジュールは、優れた特長を持つことが分かる。

【0104】(実施例4)図8に示した堆積膜形成装置201を用い、以下の手順で図9に示した光起電力素子を形成した。図9は本発明のシリコン系半導体を有する光起電力素子の一例相示す模式的な断面図である。図中、図1と同様の部材には同じ符号を付して説明を省略する。この光起電力素子の半導体層は、酸化珪素主成分とする結晶相を含むn型半導体層102-1B、結晶相を含むi型半導体層102-2と結晶相を含むp型半導体層102-3、結晶相を含むn型半導体層102-1と、結晶相を含むi型半導体層102-5と結晶相を含むp型半導体層102-6、とからなっている。すなわ

ち、この光起電力素子はいわゆるpinpin型ダブルセル光起電力素子である。

【0105】実施例1と同様に、帯状の導電性基板204を堆積膜形成装置201に装着し、基板送り出し容器202、半導体形成用真空容器211、212、213、214、215、216、217、結晶化容器221、222、基板巻き取り容器203を不図示の真空ポンプからなる真空排気系により、 5×10^{-4} Torr以下まで充分に真空排気した。

10 【0106】次に、真空排気系を作動させつつ、半導体形成用真空容器211~217へガス導入管231~237から原料ガス及び希釈ガスを、結晶化容器221、222へ500 sccmの水素ガスを供給した。

【0107】また、不図示の各ゲートガス供給管から、各ガスゲートにゲートガスとして500 sccmのH₂ガスを供給した。この状態で真空排気系の排気能力を調整して、半導体形成用真空容器211~217内の圧力を所望の圧力に調整した。形成条件は表6に示す通りに行なった。また、結晶化容器221、222内は2 Torrの圧力に保持した。

【表6】

(14)

特開2001-244488

25

26

211の形成条件	原料ガス	SiH ₄ :20sccm O ₂ :100sccm PH ₃ (H ₂ で2%希釈):30sccm
	基板温度	300℃
	圧力	1.0Torr
212の形成条件	原料ガス	SiH ₄ :20sccm O ₂ :50sccm PH ₃ (H ₂ で2%希釈):30sccm
	基板温度	300℃
	圧力	1.0Torr
215の形成条件	原料ガス	SiH ₄ :20sccm H ₂ :100sccm PH ₃ (H ₂ で2%希釈):30sccm
	基板温度	300℃
	圧力	1.0mTorr
213、216 の形成条件	原料ガス	SiF ₄ :50sccm H ₂ :300sccm
	基板温度	400℃
	圧力	100Torr
214、217 の形成条件	原料ガス	SiH ₄ :10sccm H ₂ :800sccm BF ₃ (H ₂ で2%希釈):100sccm
	基板温度	200℃
	圧力	1.2Torr

【0108】半導体形成用真空容器211～217内の圧力が安定したところで、基板送り出し容器202から基板巻き取り容器203の方向に、導電性基板204の移動を開始した。

【0109】次に、半導体形成用真空容器211～217内の放電電極241～247に高周波電源251～257より高周波を導入し、半導体形成用真空容器211～217内の堆積室内にグロー放電を生じし、導電性基板204上に、導電性基板204上に酸化珪素を主成分とするアモルファスn型半導体層（膜厚15nm）、酸

素量を低減させた酸化珪素を主成分とするアモルファスn型半導体層（膜厚15nm）を形成した後、赤外線ランプヒーター229で加熱処理を行なって酸化珪素を主成分とする結晶相を含むn型半導体層を形成した後に、結晶相を含むi型半導体層（膜厚2.0μm）、結晶相を含むp型半導体層（膜厚10nm）を形成してボトムセルを作成し、さらにアモルファスn型半導体層（膜厚30nm）を形成したした後、赤外線ランプヒーター230で加熱処理を行なって、結晶相を含むn型半導体層を形成した後に、前記結晶相を含むn型半導体層上に結晶相

(15)

特開2001-244488

27

を含むi型半導体層(膜厚1.2 μ m)、結晶相を含むp型半導体層(膜厚10nm)を形成してトップセルを作成してダブルセルの光起電力素子を形成した。

【0110】ここで、半導体形成用真空容器211には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器212には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器213には周波数2.45GHz、パワー密度50mW/cm²の高周波電力を、半導体形成用真空容器214には周波数13.56MHz、パワー密度30mW/cm²の高周波電力を、半導体形成用真空容器215には周波数13.56MHz、パワー密度5mW/cm²の高周波電力を、半導体形成用真空容器216には周波数2.45GHz、パワー密度50mW/cm²の高周波電力を、半導体形成用真空容器217には周波数13.56MHz、パワー密度30mW/cm²の高周波電力を導入した。

【0111】次に不図示の連続モジュール化装置を用いて、形成した帯状の光起電力素子を36cm \times 22cmの太陽電池モジュールに加工した(実施例4)。

【0112】実施4の太陽電池モジュールは、実施例1-2の太陽電池モジュールと比べて1.4倍の光電変換効率を示し、また、実施例4の太陽電池モジュールは密着性、初期変換効率、湿度試験や高温多湿逆バイアス印加試験に対する耐久性に優れていた。以上のことより本発明の光起電力素子を含む太陽電池モジュールは、優れた特徴を持つことが分かる。

【0113】

【発明の効果】以上のように、本発明によれば、高温下、多湿下、あるいは長期間にわたる使用下などにおいて、あるいは酸化亜鉛を含む透明導電層を形成した後の工程において、加熱処理、アニール処理、水系処理のような還元雰囲気を含む場合でも、亜鉛原子のシリコン原子を含んだ半導体層への拡散を抑制し、酸化亜鉛を含む透明導電層の透過率の低下を抑制し、基体と酸化亜鉛を含む透明導電層および半導体層間の密着力の低下を抑制することが可能となる。

【図面の簡単な説明】

【図1】実施例に係る光起電力素子の一例を示す模式的な断面図

【図2】実施例に係る半導体層の一例を示す模式的な断面図

【図3】実施例に係る半導体層の一例を示す模式的な断面図

28

【図4】実施例に係る光起電力素子を製造する堆積膜形成装置の一例を示す模式的な断面図

【図5】実施例に係る光起電力素子の一例を示す模式的な断面図

【図6】実施例に係る光起電力素子の一例を示す模式的な断面図

【図7】実施例に係る光起電力素子の一例を示す模式的な断面図

【図8】実施例に係る光起電力素子を製造する堆積膜形成装置の一例を示す模式的な断面図

【図9】実施例に係る光起電力素子の一例を示す模式的な断面図

【符号の説明】

101：基板

101-1：基体

101-2：金属層

101-3：第一の透明導電層

102：半導体層

102-1：結晶相を含むn型半導体層

102-1A：酸化珪素を含む層

102-1B：酸化珪素主成分とする結晶相を含むn型半導体層

102-2：結晶相を含むi型半導体層

102-3：結晶相を含むp型半導体層

102-3A：酸化珪素を含む層

102-3B：酸化珪素主成分とする結晶相を含むp型半導体層

102-4：結晶相を含むn型半導体層

102-5：結晶相を含むi型半導体層

102-6：結晶相を含むp型半導体層

103：第二の透明導電層

104：集電電極

201：堆積膜形成装置

202：基板送り出し容器

203：基板巻き取り容器

204：導電性基板

211~217：半導体形成用真空容器

221、222：結晶化容器

223、224：エキシマレーザ装置

227、228、231~237：ガス導入管

229、230：赤外線ランプヒーター

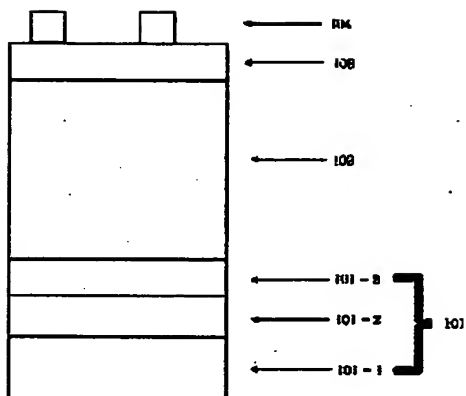
241~247：放電電極

251~257：高周波電源

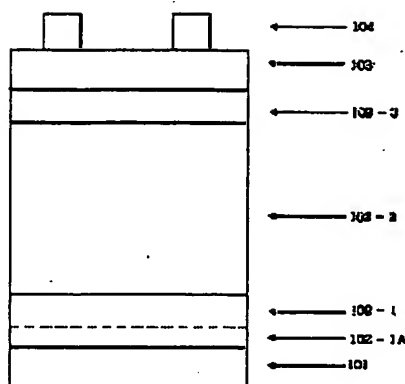
(15)

特開2001-244488

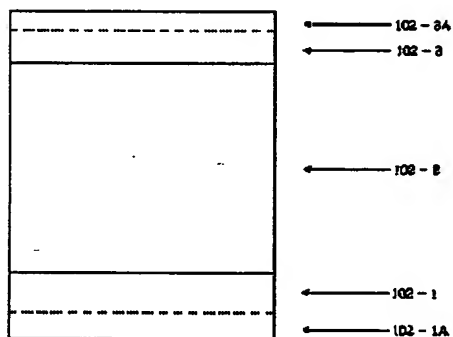
【図1】



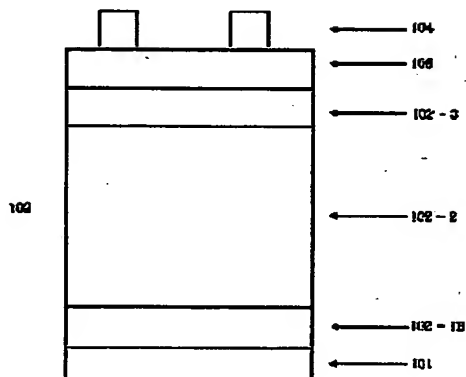
【図5】



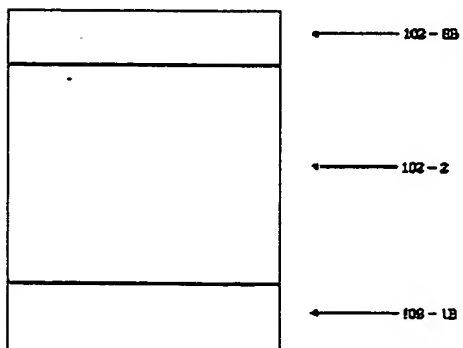
【図2】



【図6】



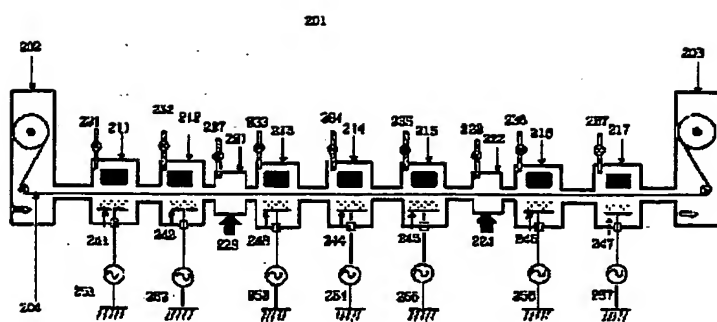
【図3】



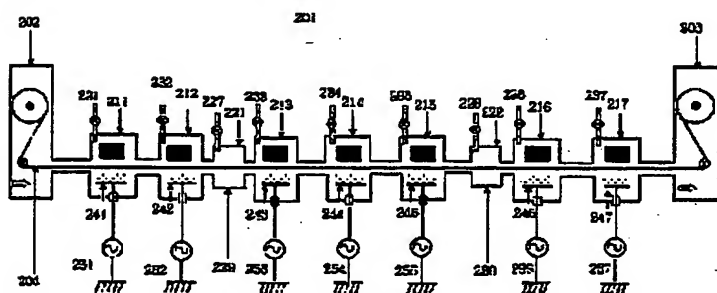
(17)

特開2001-244488

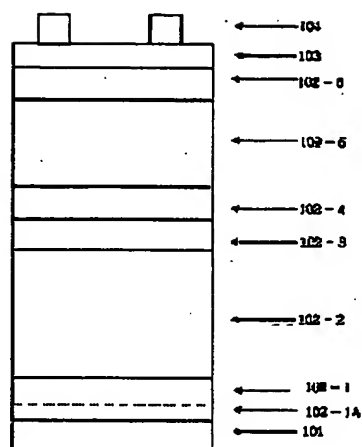
【図4】



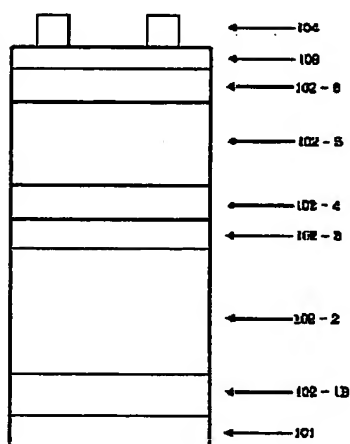
【図8】



【図7】



【図9】



* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the photovoltaic cell which contains the first transperence conductive layer, the semi-conductor layer containing a silicon atom, and the second transperence conductive layer on a base at least The photovoltaic cell characterized by preparing the layer containing oxidation silicon in the field which touches the transperence conductive layer containing said zinc oxide of the semi-conductor layer in which at least one layer of said first transperence conductive layer and said second transperence conductive layer contains said silicon atom including a zinc oxide.

[Claim 2] The photovoltaic cell according to claim 1 characterized by preparing the layer containing oxidation silicon between said p type semiconductor layer nearest to the transperence conductive layer in which the semi-conductor layer containing said silicon atom contains said zinc oxide more than a lot, including at least the pin junction which consists of a p type semiconductor layer, an i-type semiconductor layer, and a n-type-semiconductor layer or said n-type-semiconductor layer, and the transperence conductive layer containing said zinc oxide.

[Claim 3] The photovoltaic cell according to claim 2 to which the layer containing said oxidation silicon is characterized by including a dopant atom.

[Claim 4] The photovoltaic cell according to claim 1 to which said p type semiconductor layer nearest to the transperence conductive layer in which the semi-conductor layer containing said silicon atom contains said zinc oxide more than a lot, including at least the pin junction which consists of a p type semiconductor layer, an i-type semiconductor layer, and a n-type-semiconductor layer, or said n-type-semiconductor layer is characterized by using oxidation silicon as a principal component.

[Claim 5] The photovoltaic cell according to claim 1 characterized by the oxygen density in said oxidation silicon increasing toward the transperence conductive layer containing said zinc oxide.

[Claim 6] The photovoltaic cell according to claim 1 characterized by making crystallization processing [like / at least / a part of / the formation fault of the semi-conductor layer containing said silicon atom].

[Claim 7] The photovoltaic cell according to claim 6 to which said crystallization processing is characterized by being at least one processing of heat-treatment, annealing treatment, and hydrogen processing.

[Claim 8] A photovoltaic cell given in claim 1 characterized by creating said semi-conductor layer by the plasma-CVD method using a RF thru/or any 1 term of 7.

[Claim 9] A photovoltaic cell given in claim 1 characterized by said semi-conductor layer containing a crystal phase thru/or any 1 term of 8.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to photovoltaic cells containing the transparence conductive layer containing a zinc oxide, and the semi-conductor layer containing a silicon atom, such as a solar battery and a sensor.

[0002]

[Description of the Prior Art] as the photovoltaic cell which has the semi-conductor layer which consists of hydrogenation amorphous silicon, hydrogenation amorphous silicon germanium, hydrogenation amorphous silicon carbide, those microcrystals, polycrystal, etc. conventionally -- a long wave -- in order to improve the collector efficiency in merit, what prepared the reflecting layer in the rear face of a semi-conductor layer is used. As for this reflecting layer, it is desirable for 1200nm to show an effective reflection property from the wavelength of the absorption near the band edge of a semiconductor material which becomes small, i.e., 800nm. Those of ***** is fully metals [condition / this], such as gold, silver, copper, and aluminum, those alloys, etc.

[0003] Moreover, to also make preparing a transparent concavo-convex layer optically and performing optical confinement in the predetermined wavelength range, to prepare the transparence conductive layer which generally has irregularity between said metal layers and semi-conductor layers, and to improve the short-circuit current consistency J_{sc} , using the reflected light effectively is tried. Furthermore, said transparence conductive layer prevents the property fall with shunt pass. Moreover, in order to improve the short-circuit current consistency J_{sc} , using incident light effectively, to increase the optical path length in the semi-conductor layer of incident light is tried by preparing said concavo-convex transparence conductive layer in the optical incidence side of a semi-conductor.

[0004] as the example -- " -- P-1A-15 a-SiC/a-Si/a-SiGe Multi-Bandgap Stacked Solar Cells With Bandgap Profiling" Sannomiya et al., Technical Digest of the International PVSEC -5, Kyoto, Japan, and p -- attaining increase of the short-circuit current by the optical confinement effectiveness in the combination of a reflecting layer with the irregularity constituted from a silver atom by 387, 1990, etc. and a zinc oxide layer is indicated.

[0005]

[Problem(s) to be Solved by the Invention] However, although the transparence conductive layer containing the zinc oxide already indicated as mentioned above and the photovoltaic cell using it have the outstanding photoelectric transfer characteristic When these photovoltaic cells are further serialized and used under an elevated temperature in the bottom of the use over the bottom of humid, or a long period of time etc., When the condition that the optical exposure was carried out follows only the part for a long time and the potential of reversed polarity is impressed to the part by which light is not irradiated with the potential generated in the usual optical conversion, or in including the stroke of reducing atmosphere like heat-treatment, annealing treatment, and hydrogen processing in the stroke after forming the transparence conductive layer containing a zinc oxide Or the zinc atom in a zinc oxide was spread in the semi-conductor layer containing a silicon atom, there was concern of reducing the photoelectric transfer characteristic, according to the factor of the adhesion force with the layer in which the permeability of a transparence conductive layer falls or adjoins a transparence conductive layer declining. When carrying out through the stroke of the big ambient atmosphere of a reduction operation for the reason of setting like some [at least] formation faults of the semi-conductor layer which contained the silicon atom especially, and forming the crystallized semi-conductor layer, especially the concern was large.

[0006] Then, this invention solves the above-mentioned technical problem, and it aims at offering a photovoltaic cell with the photoelectric transfer characteristic which was excellent also when the stroke of reducing atmosphere like heat-treatment, annealing treatment, and hydrogen processing was included in the stroke after forming the transparence conductive layer containing a zinc oxide under the elevated temperature also in the bottom of the use over the bottom of humid, or a long period of time etc.

[0007]

[Means for Solving the Problem] In the photovoltaic cell in which this invention contains the first transparence conductive layer, the semi-conductor layer containing a silicon atom, and the second transparence conductive layer on a base at least The photovoltaic cell characterized by preparing the layer containing oxidation silicon in the field which touches the transparence conductive layer containing said zinc oxide of the semi-conductor layer in which at least one layer of said first transparence conductive layer and said second transparence conductive layer contains said silicon atom including a zinc oxide is offered.

[0008] This invention offers the photovoltaic cell characterized by preparing the layer containing oxidation silicon between said p type semiconductor layer nearest to the transparence conductive layer in which the semi-conductor layer containing said silicon atom contains said zinc oxide more than a lot, including at least the pin junction which consists of a p type semiconductor layer, an i-type semiconductor layer, and a n-type-semiconductor layer or said n-type-semiconductor layer, and the transparence conductive layer containing said zinc oxide.

[0009] This invention offers the photovoltaic cell to which said p type semiconductor layer nearest to the transparence conductive layer in which the semi-conductor layer containing said silicon atom contains said zinc oxide more than a lot, including at least the pin junction which consists of a p type semiconductor layer, an i-type semiconductor layer, and a n-type-semiconductor layer, or said n-type-semiconductor layer was characterized by using oxidation silicon as a principal component.

[0010] This invention offers the photovoltaic cell characterized by the thing like the formation fault of the semi-conductor layer containing said silicon atom for which crystallization processing is made in - section at least.

[0011] It is desirable that the layer containing said oxidation silicon contained the dopant atom. It is desirable that the oxygen density in said oxidation silicon is increasing toward the transparence conductive layer containing said zinc oxide. It is desirable that said crystallization processing is at least one processing of heat-treatment, annealing treatment, and hydrogen processing. It is desirable that said semi-conductor layer was created by the plasma-CVD method using a RF. It is desirable that said semi-conductor layer contains a

crystal phase.

[0012]

[Embodiment of the Invention] In order to solve the technical problem mentioned above, as a result of repeating research wholeheartedly, this invention person In the photovoltaic cell which contains the first transparence conductive layer, the semi-conductor layer containing a silicon atom, and the second transparence conductive layer at least on a base At least one of said first transparence conductive layer and said the second transparence conductive layer contains a zinc oxide. To the field which touches the transparence conductive layer containing said zinc oxide of the semi-conductor layer containing said silicon The semi-conductor layer containing the photovoltaic cell characterized by preparing the layer which consists of oxidation silicon, especially said silicon atom The pin junction which consists of a p type semiconductor layer, an i-type semiconductor layer, and a n-type-semiconductor layer is included more than a lot at least. Said p type semiconductor layer nearest to the transparence conductive layer containing said zinc oxide or said n-type-semiconductor layer between the transparence conductive layers which contain said zinc oxide at least The photovoltaic cell which prepared the layer which consists of oxidation silicon, said p type semiconductor layer nearest to the transparence conductive layer containing said zinc oxide, or said n-type-semiconductor layer In the bottom of the use on the photovoltaic cell which used oxidation silicon as the principal component, and over the bottom of an elevated temperature, and the bottom of humid or a long period of time etc. Or it sets in the stroke after forming the transparence conductive layer containing a zinc oxide. Even when it includes the stroke of reducing atmosphere like heat-treatment, annealing treatment, and hydrogen processing It found out controlling the diffusion to the semi-conductor layer containing the silicon atom of a zinc atom, controlling decline in the permeability of the transparence conductive layer containing a zinc oxide, and controlling the fall of the adhesion force between the transparence conductive layer containing a base and a zinc oxide, and a semi-conductor layer.

[0013] There are the following operations by making it the above-mentioned configuration. It becomes possible to control diffusion of the zinc to the semi-conductor layer containing a silicon atom by preparing the layer containing oxidation silicon in the field which touches the transparence conductive layer containing said zinc oxide of the semi-conductor layer containing said silicon.

[0014] The band gap is about 3.3eV, its zinc oxide is transparent in a visible region, when superfluous zinc forms donor level, in having the presentation of an overzinc mold to stoichiometry by the hole of invasion of the zinc atom of a between [grids], and the oxygen atom in a grid etc., and it functions as a transparence conductive layer with moderate conductivity.

[0015] On the other hand, superfluous zinc causes diffusion to an adjacent layer. When it sets like a semi-conductor formation fault to the semi-conductor layer which are components with a main photovoltaic cell and diffusion of the zinc in a zinc oxide takes place to the bottom of the long-term use after formation to it, we are anxious about deterioration of the membraneous quality by turbulence of the network of a silicon atom, formation of the impurity level in a band gap, etc.

[0016] As factor matter with which the transparence conductive layer containing a zinc oxide diffuses the inside of a semi-conductor layer in the configuration which touches a semi-conductor layer including the pin configuration containing a silicon atom, although dopants, such as zinc, oxygen, and Lynn, boron, are raised If these diffusion coefficients in silicon are compared, a zincky diffusion coefficient is far large, and in order that the zinc in silicon may form level in the middle location in the band gap of silicon, zincky diffusion is the big factor which spoils the function as a semi-conductor layer greatly. By preparing the layer containing oxidation silicon in the field which touches the transparence conductive layer which contains said zinc oxide of the semi-conductor layer containing said silicon here, it becomes possible to control diffusion of the zinc to an adjacent layer, and the above-mentioned trouble can be mitigated.

[0017] As a concrete example of a configuration, the semi-conductor layer containing said silicon atom A p type semiconductor layer, Said p type semiconductor layer nearest to the transparence conductive layer which contains said zinc oxide more than a lot, including at least the pin junction which consists of an i-type semiconductor layer and a n-type-semiconductor layer, or said n-type-semiconductor layer, The configuration which prepared the layer containing oxidation silicon between the transparence conductive layers containing said zinc oxide, The semi-conductor layer containing said silicon atom A p type semiconductor layer, an i-type semiconductor layer, The configuration in which said p type semiconductor layer nearest to the transparence conductive layer which contains said zinc oxide more than a lot, including at least the pin junction which consists of a n-type-semiconductor layer, or said n-type-semiconductor layer considers oxidation silicon as a principal component is raised.

[0018] It is good also as a layer which consists the layer containing said oxidation silicon only of oxidation silicon with the configuration which prepared the layer containing oxidation silicon between the transparence conductive layers containing said former zinc oxide, and good also as a layer containing a dopant atom. When the layer containing said oxidation silicon is used as the layer which consists only of oxidation silicon, it constitutes from thickness of the range which can take out the carrier generated in the semi-conductor layer using the tunnel effect.

[0019] Specifically, 0.5nm or more 5.0nm or less is the desirable range. Moreover, you may deposit on the whole surface and the structure currently formed in the shape of an island is also available. Since the conductivity over a carrier can be secured as compared with the layer which consists only of oxidation silicon when considering as the layer containing a dopant atom, 30.0nm or less becomes the desirable range. Moreover, when forming in the shape of an island, 30.0nm or less is the desirable range in the thickest field of an island:

[0020] It is thought that zincky diffusion advances more under the use under heat and high humidity and use of long duration. Moreover, since the consistency of the superfluous zinc atom in a zinc oxide increases in including strokes of reducing atmosphere, such as heat-treatment like the formation fault after a zinc oxide, annealing treatment, and hydrogen processing, it is effective to make it the above-mentioned configuration and to control zincky diffusion.

[0021] Moreover, when moisture has mixed under the use in the long duration under a high-humidity environment etc., since the growth object of an arborescence is formed into silicon and this becomes the fall of a property, and the factor which generates a shunt further according to a migration phenomenon, zinc is effective similarly.

[0022] Moreover, it is raised that the adhesion between the transparence conductive layer containing a zinc oxide and the semi-conductor layer containing a silicon atom improves as another operation by forming the layer which consists of oxidation silicon. This is controlling diffusion of the zinc in a zinc oxide, and the crystal structure of a zinc oxide stabilizes it and it is considered to be because for generating of distortion by change of internal stress to be controlled: Consequently, it is thought that it is because the stress of the grid of the both sides of a semi-conductor layer and the transparence conductive layer containing a zinc oxide is reduced.

[0023] Furthermore, it becomes possible to form the large p type semiconductor layer or n-type-semiconductor layer of an energy band from the p type semiconductor layer or n-type-semiconductor layer which consists of silicon by introducing a dopant atom into the layer which consists of oxidation silicon, or making said p type semiconductor layer nearest to the transparence conductive layer containing said zinc oxide, or said n-type-semiconductor layer into what used oxidation silicon as the principal component. When this configuration functions as BSF (back surface field) structure, hard flow diffusion of a carrier is controlled and it is effective in raising the property of a photovoltaic cell.

[0024] Moreover, when the oxygen density in said oxidation silicon is increasing toward the transparense conductive layer containing said zinc oxide, especially the above-mentioned effectiveness is effective when it includes strokes of reducing atmosphere, such as heat-treatment like the formation fault after the transparense conductive layer containing a zinc oxide, annealing treatment, and hydrogen processing.

[0025] Recently, efficient and the attempt which forms the semi-conductor layer of the thin film with which a property contains a crystal component aiming at development of a photovoltaic cell [that it is stable and low cost] over a long period of time are performed briskly. When forming the semi-conductor layer containing a crystal component by the plasma-CVD method, relatively, the amount of hydrogen dilution is large and it is carried out under the big conditions of the RF power to supply.

[0026] Furthermore, in order to make seed crystal form as a substrate layer, the stroke under the stronger environment of reduction operations, such as excimer laser annealing treatment by the heat-treatment at a halogen lamp heater, ArF laser (oscillation wavelength of 193nm), KrF laser (oscillation wavelength of 248nm), XeCl laser (oscillation wavelength of 308nm), XeF laser (oscillation wavelength of 351nm), etc. and hydrogen plasma treatment, is included in many cases. Since these processings are performed under the environment where the desorption of the oxygen from a zinc-oxide surface field is easier to be promoted, they are effective. [of especially the thing that the oxygen density in said oxidation silicon is increasing toward the transparense conductive layer containing said zinc oxide]

[0027] After forming the approach of forming directly, using a spatter and a CVD method as the formation approach of the layer containing oxidation silicon, and the layer which consists of Si beforehand, the method of making oxygen introduce into a part of layer [at least] which uses the oxidizing [thermally] method, the oxygen plasma method, etc., and consists of Si is desirable.

[0028] After depositing with the approach and non dope which mix the material gas at the time of deposition, or the gas which contained the doping element in the controlled atmosphere as an approach of including a dopant atom in the semi-conductor layer containing oxidation silicon, the approach of introducing a doping atom with a CVD method and ion-implantation etc. is desirable.

[0029] Moreover, as an approach of changing the oxygen density in oxidation silicon, change of injection power, change of the oxygen flow rate in material gas, change of the oxygen tension in a controlled atmosphere, etc. are desirable.

[0030] Next, the component of the photovoltaic cell of this invention is explained. Drawing 1 is the typical sectional view showing an example of the photovoltaic cell of this invention. For 101 in drawing, as for a semi-conductor layer and 103, a substrate and 102 are [the second transparense conductive layer and 104] current collection electrodes. Moreover, as for a base and 101-2, 101-1 is [a metal layer and 101-3] the first transparense conductive layer. These are the configuration members of a substrate 101.

[0031] (Base) As a base 101-1, the plate-like part material and sheet-like member which consist of a metal, resin, glass, ceramics, semi-conductor bulk, etc. are used suitably. In the front face, you may have detailed unevenness. It is good also as a configuration in which light carries out incidence from a base side using a transparense base. Moreover, continuation membrane formation using a roll-to-roll process can be performed by making a base into a long configuration. Especially the ingredient that has the flexibility of stainless steel, polyimide, etc. is suitable as an ingredient of a base 101-1.

[0032] (Metal layer) The metal layer 101-2 has a role of an electrode, and a role of a reflecting layer which reflects the light which reached even the base 101-1, and is made to reuse in the semi-conductor layer 102. As the ingredient, aluminum, Cu, Ag, Au, CuMg, AlSi, etc. can be used suitably. As the formation approach, approaches, such as vacuum evaporatio, a spatter, electrocrystallization, and printing, are suitable. As for the metal layer 101-2, it is desirable to have unevenness on the front face. The optical path length within the semi-conductor layer 102 of the reflected light can be lengthened by that cause, and a short-circuit current can be increased. When a base 101-1 has *****, it is not necessary to form the metal layer 101-2.

[0033] (First transparense conductive layer) The first transparense conductive layer 101-3 increases the scattered reflection of incident light and the reflected light, and has the role which lengthens the optical path length within the semi-conductor layer 102. Moreover, it has the role with which the element of the metal layer 101-2 prevents that a lifting and a photovoltaic cell carry out the shunt of diffusion or the migration to the semi-conductor layer 102. Furthermore, it has the role which prevents the short-circuit by the defect of the pinhole of a semi-conductor layer etc. by having moderate resistance.

[0034] Furthermore, as for the first transparense conductive layer 101-3, it is desirable to have unevenness on the front face like the metal layer 101-2. As for the first transparense conductive layer 101-3, consisting of conductive oxides, such as ZnO and ITO, is desirable, and it is desirable to be formed using approaches, such as vacuum evaporatio, a spatter, CVD, and electrocrystallization. The matter from which conductivity is changed to these conductive oxides may be added.

[0035] Moreover, it is desirable to be formed using approaches, such as a spatter and electrocrystallization, as the formation approach of a zinc-oxide layer.

[0036] The class of an approach or gas, a flow rate, internal pressure, injection power, a membrane formation rate, substrate temperature, etc. are large, and the conditions which form the zinc-oxide film by the spatter do effect. For example, in forming the zinc-oxide film by the DC magnetron sputtering method using a zinc-oxide target, as a class of gas, Ar, Ne, Kr, Xe, Hg, O₂, etc. are raised, a flow rate changes with the magnitude and exhaust velocity of equipment, but when the volume of membrane formation space is 20l., for example, 1sccm to 100sccm(s) are desirable. Moreover, the internal pressure at the time of membrane formation has 1x10⁻⁴Torr to desirable 0.1Torr(s). Although injection power is based also on the magnitude of a target, in the case of 15cm diameter, its 10W to 100kW is desirable. Moreover, although the suitable range changes with membrane formation rates, when forming membranes by 1 micrometer/h, it is desirable [substrate temperature] that it is 70 degrees C to 450 degrees C.

[0037] Moreover, as for the conditions which form the zinc-oxide film by the electrocrystallization method, it is desirable to use the water solution containing nitrate ion and zinc ion into a corrosion resistance container. It is desirable that it is in the range of 0.001 mol/l to 1.0 mol/l, as for the concentration of nitrate ion and zinc ion, it is more desirable that it is in the 0.5 mol/l range from 0.01 mol/l, and it is still more desirable that it is in the range of 0.1 mol/l to 0.25 mol/l.

[0038] It may not limit especially as a source of supply of nitrate ion and zinc ion, the zinc nitrate which is the source of supply of both ion is sufficient, and you may be the mixture of water-soluble nitrates, such as an ammonium nitrate which is the source of supply of nitrate ion, and zinc salt, such as a zinc sulfate which is the source of supply of zinc ion. Furthermore, it is also desirable to add a carbohydrate to them, in order to control abnormality growth in these water solutions or to raise adhesion in them.

[0039] Although especially the class of carbohydrate is not limited, polysaccharide, such as disaccharides, such as monosaccharides, such as a glucose (grape sugar) and a fructose (fruit sugar), a maltose (maltose), and saccharose (cane sugar), a dextrin, and starch, etc. and the thing which mixed these can be used.

[0040] Although the amount of the carbohydrate in a water solution is based also on the class of carbohydrate, it is desirable that it is in the range of 0.001 g/l to 300 g/l, it is more desirable that it is in the range of 0.005 g/l to 100 g/l, and it is still more desirable in general that it is in the range of 0.01 g/l to 60 g/l.

[0041] When depositing the zinc-oxide film by the electrocrystallization method, it is desirable to use as cathode the base which deposits the zinc-oxide film into the aforementioned water solution, and to make zinc, platinum, carbon, etc. into an anode plate. As

for the current density which flows through load resistance at this time, it is desirable that they are 10 A/dm from 10 mA/dm.

[0042] (Substrate) By the above approach, on a base 101-1, if needed, the laminating of the metal layer 101-2 and the first transference conductive layer 101-3 is carried out, and a substrate 101 is formed. Moreover, in order to make integration of a component easy, an insulating layer may be prepared in a substrate 101.

[0043] (Semi-conductor layer) as the main ingredient of the silicon system semi-conductor of this invention, and the semi-conductor layer 102 – an amorphous phase or a crystal phase – Si of these mixed phase systems is used further. It may replace with Si and an alloy with Si, C, or germanium may be used.

[0044] In the semi-conductor layer 102, hydrogen and/or a halogen atom contain at coincidence. The desirable content is 0.1 to 40 atom %. For considering as an III group element and a n-type-semiconductor layer, V group element is contained to use a semi-conductor layer as a p type semiconductor layer.

[0045] As p type layer and an n type **** electrical property, a thing 0.2eV or less has desirable activation energy, and a thing 0.1eV or less is the optimal.

[0046] Moreover, as specific resistance, below 100-ohmcm is desirable, and below 1-ohmcm is the optimal. In the case of a stack cel (photovoltaic cell which has two or more pin junction), the i-type semiconductor layer of the pin junction near an optical incidence side has a large band gap, and it is desirable that a **** band gap becomes narrow to become far pin junction.

[0047] Moreover, inside i layers, it is more desirable than the core of the direction of thickness that the minimal value of a band gap is in p layer approach. a crystalline semi-conductor with few dope layers to light absorption by the side of point incidence (p type layer or n type layer) – or the large semi-conductor of a band gap is suitable. As an example of the stack cel which carried out the 2-set laminating of the pin junction, what serves as (an amorphous semiconductor layer, a semi-conductor layer containing a crystal phase), and (the semi-conductor layer containing a crystal phase and the semi-conductor layer containing a crystal phase) from a point incidence side is raised as a combination of i mold silicon system semi-conductor layer.

[0048] As an example of the photovoltaic cell which carried out the 3-set laminating of the pin junction, moreover, as a combination of i mold silicon system semi-conductor layer What serves as (an amorphous semiconductor layer, an amorphous semiconductor layer, a semi-conductor layer containing a crystal phase), (amorphous one, the semi-conductor layer containing a crystal phase and the semi-conductor layer containing a crystal phase), and (the semi-conductor layer containing a crystal phase, the semi-conductor layer containing a crystal phase and the semi-conductor layer containing a crystal phase) from an optical incidence side is raised.

[0049] It is desirable that the ABAKKU energy according [whenever / 10×10^5 or more S/cm and dark conduction / (sigmad)] to 10×10^6 or less S/cm and a constant photograph current method (CPM) in the photoconductivity (sigmap) of the formation of a false sunlight exposure according [the absorption coefficient (alpha) of light (630nm)] to 1 or more [5000cm -] and a solar simulator (AM1.5, 100 mW/cm²) is 55 or less meVs as an i-type semiconductor layer. As an i-type semiconductor layer, what is only p molds and n mold can be used.

[0050] When explanation is further added about the semi-conductor layer 102 which is the component of this invention, drawing 2 is the typical sectional view showing the semi-conductor layer 102 with the pin junction of a lot as an example of the semi-conductor layer of this invention.

[0051] 102in drawing-1A is a layer containing oxidation silicon, and 102-1 is a n-type-semiconductor layer containing a crystal phase, and carries out the laminating of the i-type semiconductor layer 102-2 containing a crystal phase, the p type semiconductor layer 102-3 containing a crystal phase, and the layer 102containing oxidation silicon-3A further.

[0052] Here, the layer containing the oxidation silicon of 102-1A and 102-3A is prepared when an adjoining transference conductive layer contains a zinc oxide.

[0053] Moreover, the layer containing the oxidation silicon of 102-1A and 102-3A may contain a dopant atom which becomes the respectively same conductivity type as 102-1 and 102-3. Furthermore, it considers as the configuration containing n-type-semiconductor layer 102-1B which contains the crystal phase which uses oxidation silicon as a principal component as shown in drawing 3, the i-type semiconductor layer 102-2 containing a crystal phase, and the crystal phase which uses oxidation silicon as a principal component of p type semiconductor layer 102-3B, and the whole layer which shows a conductivity type is not cared about as a layer which uses oxidation silicon as a principal component.

[0054] Moreover, the combination of the above-mentioned pattern is sufficient. In a semi-conductor layer with two or more pin junction, it is desirable that it is a configuration with the layer by which the above-mentioned oxidation silicon is contained in the layer which adjoins the transference conductive layer containing a zinc oxide. Moreover, a p type semiconductor layer or a n-type-semiconductor layer is also available for the conductivity type by the side of point incidence.

[0055] (The formation approach of a semi-conductor layer) In order to form the semi-conductor layer 102 of this invention, the RF plasma-CVD method is suitable. Hereafter, the suitable example of the procedure which forms the semi-conductor layer 102 by the RF plasma-CVD method is shown.

(1) Decompress the inside of the deposition room (vacuum chamber) which changes into a reduced pressure condition to a predetermined deposition pressure.

(2) Set the deposition interior of a room as a predetermined deposition pressure, introducing ingredient gas, such as material gas and dilution gas, into the deposition interior of a room, and exhausting the deposition interior of a room with a vacuum pump.

(3) Set a substrate 101 as predetermined temperature at a heater.

(4) Introduce into said deposition room the RF oscillated by the RF generator. The introductory approach to said deposition room draws a RF with a waveguide, through dielectric windows, such as alumina ceramics, it introduces into the deposition interior of a room, or it draws a RF with a coaxial cable, and has the approach which has introduced into the deposition interior of a room enough, and is carried out through a metal electrode.

(5) Make the plasma occur in the deposition interior of a room, decompose material gas, and form the deposition film on the substrate 101 arranged in the deposition interior of a room. The semi-conductor layer 102 is repeatedly formed for this procedure if needed two or more times.

[0056] As a silicon system semi-conductor and formation conditions for the above-mentioned semi-conductor layer 102, 100-450 degrees C and a pressure are raised for the substrate temperature of the deposition interior of a room as conditions with 0.001 - 2 W/cm³ suitable for 0.5mTorr(s) - 100Torr and RF power. As a silicon system semi-conductor and material gas suitable for formation of the above-mentioned semi-conductor layer 102, the compound containing the silicon atom of SiH₄, Si₂H₆, and SiF₄ grade which can be gasified is raised. When making it an alloy system, it is desirable to add the compound which carried out the joint right of germanium or C like GeH₄ or CH₄ further and which can be gasified to material gas. As for material gas, it is desirable to dilute with dilution gas and to introduce into the deposition interior of a room. H₂, helium, etc. are raised as dilution gas. The compound which furthermore contained nitrogen, oxygen, etc. and which can be gasified may be added as material gas thru/or dilution gas. As dopant gas for using a semi-conductor layer as p type layer, B-2 H₆ and BF₃ grade are used. Moreover, PH₃, PF₃, etc. are used as dopant gas

for using a semi-conductor layer as n type layer. It is desirable for there to be little thin film of a crystal phase and light absorption, such as SiC, or to increase the rate of dilution gas to material gas, in depositing the large layer of a band gap, and to introduce the RF of comparatively high power.

[0057] In forming the layer containing the oxidation silicon of this invention by the sputter, the class of an approach or gas, a flow rate, internal pressure, injection power, a membrane formation rate, substrate temperature, etc. do effect greatly. For example, in forming the film which contains oxidation silicon by the RF magnetron sputtering method using an oxidation silicon target, as a class of gas, Ar, Ne, Kr, Xe, Hg, O₂, etc. are raised, a flow rate changes with the magnitude and exhaust velocity of equipment, but when the volume of membrane formation space is 20l., for example, 1sccm to 100sccm(s) are desirable.

[0058] Moreover, the internal pressure at the time of membrane formation has 1×10^{-4} Torr to desirable 0.1 Torr(s). Although injection power is based also on the magnitude of a target, in the case of 15cm diameter, its 10W to 100kW is desirable. Moreover, although the suitable range changes with membrane formation rates, when forming membranes by 1 micrometer/h, it is desirable [substrate temperature] that it is 70 degrees C to 450 degrees C.

[0059] Moreover, when forming with a CVD method, mixed gas with SiH₄, O₂, and an oxygen compound is desirable as material gas. In order that SiH₄ and O₂ may react easily at this time, it introduces in another network. As formation conditions, 100-450 degrees C and a pressure are raised for the substrate temperature of the deposition interior of a room as conditions with 0.001 - 1 W/cm³ suitable for 0.5mTorr(s) - 10Torr and RF power.

[0060] (Second transperence conductive layer) The second transperence conductive layer 103-1 can serve as the role of an antireflection film by setting up the thickness suitably while being an electrode by the side of point incidence. It is required that the second transperence conductive layer 103 has high permeability in the wavelength field which can absorb the semi-conductor layer 102, and that resistivity should be low. It is desirable for the permeability in 550nm to be 85% or more preferably 80% or more.

[0061] As an ingredient of the second transperence conductive layer 103, ITO, ZnO, and In₂O₃ grade can be used suitably. As the formation approach, approaches, such as vacuum evaporatio^{no}, CVD, a spray, spin-on, and immersion, are suitable. The matter from which conductivity is changed to these ingredients may be added. the ratio [as opposed to the amount of zinc in a zinc oxide to the field which touches a semi-conductor layer if needed when ZnO forms the second transperence conductive layer] of the amount of oxygen -- RM may form the interlayer 103-2 who formed more greatly than the ratio RB of the amount of oxygen to the amount of zinc in the zinc oxide of parts other than an interlayer if needed.

[0062] (Current collection electrode) The current collection electrode 104 is formed on a transparent electrode 103, in order to improve current collection effectiveness. The approach of forming the metal of an electrode pattern by the sputter, using a mask as the formation approach, the approach of printing a conductive paste or soldering paste, the approach of fixing a metal wire with a conductive paste, etc. are suitable.

[0063] In addition, a protective layer may be formed in both sides of a photovoltaic cell if needed. *****, such as a steel plate, may be used together at the rear face (a point incidence side, reflection side) of a photovoltaic cell etc. at coincidence.

[0064]

[Example] Although a solar battery is mentioned as an example as a photovoltaic cell and this invention is made concrete in the following examples, these examples do not limit the contents of this invention at all.

[0065] (Example 1) The photovoltaic cell was formed in the following procedures using the deposition film formation equipment 201 shown in drawing 4. The pin mold photovoltaic cell shown in drawing 5 was formed. Drawing 5 is the typical sectional view showing an example of a photovoltaic cell which has the silicon system semi-conductor of this invention. Among drawing, the same sign is given to the same member as drawing 1, and explanation is omitted.

[0066] The semi-conductor layer of this photovoltaic cell consists of a n-type-semiconductor layer 102-1 containing layer 102-1A containing oxidation silicon, and a crystal phase, and the i-type semiconductor layer 102-2 containing a crystal phase and the p type semiconductor layer 102-3 containing a crystal phase. That is, this photovoltaic cell is the so-called pin mold single cel photovoltaic cell.

[0067] Drawing 4 is the typical sectional view showing an example of deposition film formation equipment which manufactures the silicon system semi-conductor and photovoltaic cell of this invention.

[0068] The deposition film formation equipment 201 shown in drawing 4 is constituted when the substrate send container 202, the vacuum housings 211-217 for semi-conductor formation, and the substrate rolling-up container 203 join together through the gas gate. It pierces through each container and each gas gate to this deposition film formation equipment 201, and the band-like conductive substrate 204 is set in it. The band-like conductive substrate 204 begins to be rolled from the bobbin installed in the substrate send container 202, and is rolled round by another bobbin with the substrate rolling-up container 203.

[0069] The vacuum housings 211-217 for semi-conductor formation make glow discharge occur, decompose material gas and make a semi-conductor layer to have a deposition room, respectively and deposit on the conductive substrate 204 by it by impressing high-frequency power to the discharge electrodes 241-247 of this discharge interior of a room from RF generators 251-257. Moreover, the gas installation tubing 231-237 for introducing material gas and dilution gas is connected to each vacuum housings 211-217 for semi-conductor formation.

[0070] Between the vacuum housing 212 for semi-conductor formation, and the vacuum housing 213 for semi-conductor formation, and between the vacuum housing 215 for semi-conductor formation, and the vacuum housing 216 for semi-conductor formation, the crystallization containers 221 and 222 for crystallization means possess. In the crystallization containers 221 and 222, the gas installation tubing 227 and 228 and the excimer laser equipments 223 and 224 possess.

[0071] Although the deposition film formation equipment 201 shown in drawing 4 possesses seven vacuum devices for semi-conductor formation, in the following examples, by all the vacuum housings for semi-conductor formation, it does not need to make glow discharge occur and can choose the existence of the glow discharge in each container in accordance with the lamination of the photovoltaic cell to manufacture.

[0072] Moreover, the non-illustrated membrane formation field baffle plate for adjusting the touch area of the conductive substrate 204 in each deposition interior of a room and discharge space is formed in each semi-conductor formation equipment, and the thickness of each semi-conductor film formed with each container can be adjusted now to it by adjusting this.

[0073] Next, it equipped with the bobbin which wound the conductive substrate 204 around the substrate send container 202, and through the gas gate by the side of carrying in of the conductive substrate 204, the vacuum housings 211 and 212 for semi-conductor formation, the crystallization container 221, the containers 213, 214, and 215 for semi-conductor formation, the crystallization container 222, the semi-conductor formation containers 216 and 217, and the gas gate by the side of taking out, tension adjustment was performed so that even the substrate rolling-up container 203 might not have through and the flabby band-like conductive substrate 204.

[0074] And evacuation was fully carried out to 5×10^{-6} or less Torrs by the evacuation system which consists of a vacuum pump the

substrate send container 202, the vacuum housings 211, 212, 213, 214, 215, 216, and 217 for semi-conductor formation, the crystallization containers 221 and 222, and whose substrate rolling-up container 203 are not illustrated.

[0075] Next, operating an evacuation system, material gas and dilution gas were supplied to the vacuum housings 211-214 for semi-conductor formation from the gas installation tubing 231-234, and the hydrogen gas of 500sccm(s) was supplied to the crystallization container 221.

[0076] Moreover, H₂ gas of 200sccm(s) was supplied to vacuum housings for semi-conductor formation other than the vacuum housing 211 for semi-conductor formation - 214, and the crystallization container 222 from gas installation tubing, and H₂ gas of 500sccm(s) was supplied to each gas gate as gate gas from each non-illustrated gate gas supply line at coincidence. The exhaust air capacity of an evacuation system was adjusted in this condition, and the pressure in the vacuum housing 211-214 for semi-conductor formation was adjusted to the desired pressure. Formation conditions are as being shown in Table 1. The gas installation tubing 231 is constituted from two independent lines, and it was made for SiH₄ and O₂ not to mix it within gas installation tubing at this time. Moreover, the inside of the crystallization container 221 was held to the pressure of 2Torr(s).

[Table 1]

211の形成条件	原料ガス	SiH ₄ : 20 s c c m O ₂ : 100 s c c m
	基板温度	300℃
	圧力	1.0 Torr
212の形成条件	原料ガス	SiH ₄ : 20 s c c m H ₂ : 100 s c c m PH ₃ (H ₂ で2%に希釈) : 30 s c c m
	基板温度	300℃
	圧力	1.0 Torr
213の形成条件	原料ガス	SiH ₄ : 30 s c c m H ₂ : 1000 s c c m
	基板温度	300℃
	圧力	300mTorr
214の形成条件	原料ガス	SiH ₄ : 10 s c c m H ₂ : 800 s c c m BF ₃ (H ₂ で2%に希釈) : 100 s c c m
	基板温度	200℃
	圧力	1.2 Torr

[0077] In the place by which the pressure in the vacuum housing 211-214 for semi-conductor formation was stabilized, migration of the conductive substrate 204 was started in the direction of the substrate send container 202 to the substrate rolling-up container 203.

[0078] Next, a RF is introduced into the discharge electrodes 241-244 in the vacuum housing 211-214 for semi-conductor formation from RF generators 251-254. Glow discharge is occurred in the deposition interior of a room in the vacuum housing 211-214 for semi-conductor formation. On the conductive substrate 204, the layer (1.5nm of thickness) which contains oxidation silicon on the conductive substrate 204 is formed. After forming and carrying out an amorphous n-type-semiconductor layer (20nm of thickness), crystallization processing (pulse energy 150 mJ/cm²) by the XeCl excimer laser is performed. After forming the n-type-semiconductor layer containing a crystal phase, on the n-type-semiconductor layer containing said crystal phase, the i-type semiconductor layer (1.5 micrometers of thickness) containing a crystal phase and the p type semiconductor layer (10nm of thickness) containing a crystal phase were formed, and the photovoltaic cell was formed (example 1-1).

[0079] It was here, and the frequency of 13.56MHz, and the power density of 5mW/cm, the high-frequency power of 3 was introduced into the vacuum housing 212 for semi-conductor formation, and the high-frequency power of the frequency of 100MHz and power density 20 mW/cm³ was introduced into the vacuum housing 213 for semi-conductor formation for the high-frequency power of 3 the

frequency of 13.56MHz, and the power density of 5mW/cm at the vacuum housing 211 for semi-conductor formation. 3 was introduced into the vacuum housing 214 for semi-conductor formation the frequency of 13.56MHz, and the power density of 30mW/cm.

[0080] Next, the formed band-like photovoltaic cell was processed into the 36cmx22cm solar cell module using non-illustrated continuation modularization equipment (example 1-2). Next, except having not formed the layer which contains oxidation silicon with deposition film formation equipment 211, the photovoltaic cell (example 1-1 of a comparison) was formed by the same approach as an example 1-1, and the solar cell module was formed by the same approach as an example 1-2 (example 1-2 of a comparison).

[0081] the adhesion between a conductive substrate and a semi-conductor layer was investigated for the photovoltaic cell of an example 1-1 and the example 1-1 of a comparison using the squares tape method (several 100 of clearance spacing of 1mm of an incised wound, and a measure eye). Moreover, after having installed the solar cell module of the example 1-2 which measured initial photoelectric conversion efficiency beforehand, and the example 1-2 of a comparison in the dark place of the temperature of 85 degrees C, and 85% of humidity, lowering to the temperature of -20 degrees C over 70 minutes for 30 minutes maintenance and after that and repeating maintenance and this cycle again returned to 85% of temperature [of 85 degrees C] in humidity over 70 minutes 100 times for 30 minutes, photoelectric conversion efficiency was measured again, and change of the photoelectric conversion efficiency by temperature-and-humidity trial was investigated. Moreover, the solar cell module of the example 1-2 which measured initial photoelectric conversion efficiency beforehand, and the example 1-2 of a comparison was installed in the dark place of the temperature of 85 degrees C, and 85% of humidity, photoelectric conversion efficiency was again measured after 500-hour progress, making reverse bias impress to coincidence 10V, and change of the photoelectric conversion efficiency by the reverse bias impression under heat and high humidity was investigated. These results are shown in Table 2.

[Table 2]

	実施例 1	比較例 1
基盤目テープ法による生存基盤目数 (実施例 1 - 1 の値を 1 に規格化)	1	0. 9 6
初期光電変換率	1	0. 9 9
温湿度試験による光電変換率の変化 (試験後の効率／初期効率)	1. 0	0. 9 5
高温多湿逆バイアス印加試験による 光電変換効率の変化 (試験後の効率／初期効率)	1. 0	0. 9 5

[0082] As shown in Table 2, the photovoltaic cell of the example 1-1 of a comparison and the example 1-2 of a comparison carry out a solar cell module comparison, and the example 1-2 solar cell module containing the photovoltaic cell and photovoltaic cell of an example 1-1 of this invention is excellent in adhesion, initial conversion efficiency, and the endurance over a temperature-and-humidity trial or a heat-and-high-humidity reverse bias impression trial. It turns out that the solar cell module which contains the photovoltaic cell of this invention from the above thing has the outstanding features.

[0083] (Example 2) The pin mold photovoltaic cell shown in drawing 6 in the following procedures was formed using the deposition film formation equipment 201 shown in drawing 4. example rough **** of the photovoltaic cell in which drawing 6 has the silicon system thin film of this invention -- it is a typical sectional view. Among drawing, the same sign is given to the same member as drawing 1, and explanation is omitted. The semi-conductor layer of this photovoltaic cell consists of n-type-semiconductor layer 102-1B containing the crystal phase which uses oxidation silicon as a principal component, an i-type semiconductor layer 102-2 containing a crystal phase, and a p type semiconductor layer 102-3 containing a crystal phase. That is, this photovoltaic cell is the so-called pin mold single cel photovoltaic cell.

[0084] Like the example 1, the band-like conductive substrate 204 was created, deposition film formation equipment 201 was equipped, and evacuation was fully carried out to 5x10 to 6 or less Torrs by the evacuation system which consists of a vacuum pump the substrate send container 202, the vacuum housings 211, 212, 213, 214, 215, 216, and 217 for semi-conductor formation, the crystallization containers 221 and 222, and whose substrate rolling-up container 203 are not illustrated.

[0085] Next, material gas and dilution gas were supplied to the vacuum housings 212-214 for semi-conductor formation from the gas installation tubing 232-234, operating an evacuation system.

[0086] Moreover, H2 gas of 200sccm(s) was supplied to vacuum housings for semi-conductor formation other than the vacuum housing 212 for semi-conductor formation - 214 from gas installation tubing, and H2 gas of 500sccm(s) was supplied to each gas gate as gate gas from each non-illustrated gate gas supply line at coincidence. The exhaust air capacity of an evacuation system was adjusted in this condition, and the pressure in the vacuum housing 212-214 for semi-conductor formation was adjusted to the desired pressure. Formation conditions are as being shown in Table 3.

[Table 3]

212の形成条件	原料ガス	SiH ₄ : 20 s c c m O ₂ : 100 s c c m PH ₃ (H ₂ で2%に希釈) : 30 s c c m
	基板温度	300℃
	圧力	1.0 Torr
213の形成条件	原料ガス	SiF ₄ : 50 s c c m H ₂ : 300 s c c m
	基板温度	400℃
	圧力	100mTorr
214の形成条件	原料ガス	SiH ₄ : 10 s c c m H ₂ : 800 s c c m BF ₃ (H ₂ で2%に希釈) : 100 s c c m
	基板温度	200℃
	圧力	1.2 Torr

[0087] In the place by which the pressure in the vacuum housing 212-214 for semi-conductor formation was stabilized, migration of the conductive substrate 204 was started in the direction of the substrate send container 202 to the substrate rolling-up container 203. [0088] Next, a RF is introduced into the RF induction 242-244 in the vacuum housing 212-214 for semi-conductor formation from RF generators 252-254. Glow discharge is occurred in the deposition interior of a room in the vacuum housing 212-214 for semi-conductor formation. After forming the amorphous n-type-semiconductor layer (30nm of thickness) which uses oxidation silicon as a principal component on the conductive substrate 204 on the conductive substrate 204, Crystallization processing (pulse energy 150 mJ/cm²) by the XeCl excimer laser is performed. After forming the n-type-semiconductor layer containing the crystal phase which uses oxidation silicon as a principal component On the n-type-semiconductor layer containing the crystal phase which uses said oxidation silicon as a principal component, the i-type semiconductor layer (1.5 micrometers of thickness) containing a crystal phase and the p type semiconductor layer (10nm of thickness) containing a crystal phase were formed, and the photovoltaic cell was formed (example 2-1).

[0089] It was here, and ***** of the frequency of 2.45GHz and power density 50 mW/cm³ was introduced into the vacuum housing 213 for semi-conductor formation, and the high-frequency power of the frequency of 13.56MHz and power density 30 mW/cm³ was introduced into the vacuum housing 214 for semi-conductor formation for the high-frequency power of the frequency of 13.56MHz, and power density 5 mW/cm³ at the vacuum housing 212 for semi-conductor formation.

[0090] Next, the formed band-like photovoltaic cell was processed into the 36cmx22cm solar cell module using non-illustrated continuation modularization equipment (example 2-2).

[0091] Next, except having introduced hydrogen into deposition film formation equipment 212 instead of oxygen, the photovoltaic cell (example 2-1 of a comparison) was formed by the same approach as an example 2-1, and the solar cell module was formed by the same approach as an example 2-2 (example 2-2 of a comparison).

[0092] the adhesion between a conductive substrate and a semi-conductor layer was investigated for the photovoltaic cell of an example 2-1 and the example 2-1 of a comparison using the squares tape method (several 100 of clearance spacing of 1mm of an incised wound, and a measure eye). Moreover, after having installed the solar cell module of the example 2-2 which measured initial photoelectric conversion efficiency beforehand, and the example 2-2 of a comparison in the dark place of the temperature of 85 degrees C, and 85% of humidity, lowering to the temperature of -20 degrees C over 70 minutes for 30 minutes maintenance and after that and repeating maintenance and this cycle again returned to 85% of temperature [of 85 degrees C] m humidity over 70 minutes 100 times for 30 minutes, photoelectric conversion efficiency was measured again, and change of the photoelectric conversion efficiency by temperature-and-humidity trial was investigated. Moreover, the solar cell module of the example 2-2 which measured initial photoelectric conversion efficiency beforehand, and the example 2-2 of a comparison was installed in the dark place of the temperature of 85 degrees C, and 85% of humidity, photoelectric conversion efficiency was again measured after 500-hour progress, making reverse bias impress to coincidence 10V, and change of the photoelectric conversion efficiency by the reverse bias impression under heat and high humidity was investigated. These results are shown in Table 4.

[Table 4]

	実施例 1	比較例 1
基盤目テープ法による生存基盤目数 (実施例 2 - 1 の値を 1 に規格化)	1	0. 9 4
初期光電変換率	1	1. 0
温湿度試験による光電変換率の変化 (試験後の効率／初期効率)	1. 0	0. 9 3
高温多湿逆バイアス印加試験による 光電変換効率の変化 (試験後の効率／初期効率)	1. 0	0. 9 3

[0093] As shown in Table 4, the photovoltaic cell of the example 2-1 of a comparison and the example 2-2 of a comparison carry out a solar cell module comparison, and the example 2-2 solar cell module containing the photovoltaic cell and photovoltaic cell of an example 2-1 of this invention is excellent in adhesion, initial conversion efficiency, and the endurance over a temperature-and-humidity trial or a heat-and-high-humidity reverse bias impression trial. It turns out that the solar cell module which contains the photovoltaic cell of this invention from the above thing has the outstanding features.

[0094] (Example 3) The photovoltaic cell shown in drawing 7 in the following procedures was formed using the deposition film formation equipment 201 shown in drawing 4. example rough **** of the photovoltaic cell in which drawing 7 has the silicon system semi-conductor of this invention -- it is a typical sectional view.

[0095] Among drawing, the same sign is given to the same member as drawing 1, and explanation is omitted. The semi-conductor layer of this photovoltaic cell consists of the n-type-semiconductor layer 102-1 containing layer 102-1A containing oxidation silicon, and a crystal phase, the i-type semiconductor layer 102-2 containing a crystal phase, the p type semiconductor layer 102-3 containing a crystal phase and the n-type-semiconductor layer 102-1 containing a crystal phase, and the i-type semiconductor layer 102-5 containing a crystal phase and the p type semiconductor layer 102-6 containing a crystal phase. That is, this photovoltaic cell is the so-called pinpin mold double cel photovoltaic cell.

[0096] Like the example 1, deposition film formation equipment 201 was equipped with the band-like conductive substrate 204, and evacuation was fully carried out to 5x10 to 6 or less Torrs by the evacuation system which consists of a vacuum pump the substrate send container 202, the vacuum housings 211, 212, 213, 214, 215, 216, and 217 for semi-conductor formation, the crystallization containers 221 and 222, and whose substrate rolling-up container 203 are not illustrated.

[0097] Next, operating an evacuation system, material gas and dilution gas were supplied to the vacuum housings 211-217 for semi-conductor formation from the gas installation tubing 231-237, and the hydrogen gas of 500sccm(s) was supplied to the crystallization containers 221 and 222.

[0098] Moreover, H₂-gas of 500sccm(s) was supplied to each gas gate as gate gas from each non-illustrated gate gas supply line. The exhaust air capacity of an evacuation system was adjusted in this condition, and the pressure in the vacuum housing 211-217 for semi-conductor formation was adjusted to the desired pressure. Formation conditions were performed as shown in Table 5. Moreover, the inside of the crystallization container 221 and 222 was held to the pressure of 2Torr(s).

[Table 5]

211の形成条件	原料ガス	SiH ₄ : 20 sccm O ₂ : 100 sccm
	基板温度	300℃
	圧力	1.0 Torr
212、215の形成条件	原料ガス	SiH ₄ : 20 sccm H ₂ : 100 sccm PH ₃ (H ₂ で2%に希釈) : 30 sccm
	基板温度	300℃
	圧力	1.0 Torr
213、216の形成条件	原料ガス	SiH ₄ : 50 sccm H ₂ : 300 sccm
	基板温度	400℃
	圧力	100mTorr
214、217の形成条件	原料ガス	SiH ₄ : 10 sccm H ₂ : 800 sccm BF ₃ (H ₂ で2%に希釈) : 100 sccm
	基板温度	200℃
	圧力	1.2 Torr

[0099] In the place by which the pressure in the vacuum housing 211-217 for semi-conductor formation was stabilized, migration of the conductive substrate 204 was started in the direction of the substrate send container 202 to the substrate rolling-up container 203.

[0100] Next, a RF is introduced into the discharge electrodes 241-247 in the vacuum housing 211-217 for semi-conductor formation from RF generators 251-257. Glow discharge is occurred in the deposition interior of a room in the vacuum housing 211-217 for semi-conductor formation. On the conductive substrate 204, the layer (1.5nm of thickness) which contains oxidation silicon on the conductive substrate 204 is formed. After forming and carrying out an amorphous n-type-semiconductor layer (30nm of thickness); crystallization processing (pulse energy 150 mJ/cm²) by the XeCl excimer laser is performed. After forming the n-type-semiconductor layer containing a crystal phase, on the n-type-semiconductor layer containing said crystal phase Form the i-type semiconductor layer (2.0 micrometers of thickness) containing a crystal phase, and the p type semiconductor layer (10nm of thickness) containing a crystal phase, and a bottom cel is created. After forming and carrying out an amorphous n-type-semiconductor layer (30nm of thickness) furthermore, Crystallization processing (pulse energy 150 mJ/cm²) by the XeCl excimer laser is performed. After forming the n-type-semiconductor layer containing a crystal phase, the i-type semiconductor layer (1.2 micrometers of thickness) containing a crystal phase and the p type semiconductor layer (10nm of thickness) containing a crystal phase were formed on the n-type-semiconductor layer containing said crystal phase, the top cel was created and the photovoltaic cell of a double cel was formed.

[0101] To the vacuum housing 211 for semi-conductor formation here The frequency of 13.56MHz, To the vacuum housing 212 for semi-conductor formation, the high-frequency power of power density 5 mW/cm³ The frequency of 13.56MHz, To the vacuum housing 213 for semi-conductor formation, the high-frequency power of 3 the power density of 5mW/cm The frequency of 2.45GHz, To the vacuum housing 214 for semi-conductor formation, the high-frequency power of power density 50 mW/cm³ The frequency of 13.56MHz, To the vacuum housing 215 for semi-conductor formation, the high-frequency power of power density 30 mW/cm³ The frequency of 13.56MHz, The high-frequency power of 3 was introduced into the vacuum housing 216 for semi-conductor formation, and the high-frequency power of 3 was introduced into the vacuum housing 217 for semi-conductor formation for the high-frequency power of power density 5 mW/cm³ the frequency of 13.56MHz, and the power density of 30mW/cm the frequency of 2.45GHz, and the power density of 50mW/cm.

[0102] Next, the formed band-like photovoltaic cell was processed into the 36cmx22cm solar cell module using non-illustrated continuation modularization equipment (example 3).

[0103] The solar cell module of an example 3 showed one 1.3 times the photoelectric conversion efficiency of this compared with the

solar cell module of an example 1-2, and the solar cell module of an example 3 was excellent in adhesion, initial conversion efficiency, and the endurance over a temperature-and-humidity trial or a heat-and-high-humidity reverse bias impression trial. It turns out that the solar cell module which contains the photovoltaic cell of this invention from the above thing has the outstanding features.

[0104] (Example 4) The photovoltaic cell shown in drawing 9 in the following procedures was formed using the deposition film formation equipment 201 shown in drawing 8. example rough **** of the photovoltaic cell in which drawing 9 has the silicon system semi-conductor of this invention – it is a typical sectional view. Among drawing, the same sign is given to the same member as drawing 1, and explanation is omitted. The semi-conductor layer of this photovoltaic cell consists of the i-type semiconductor layer 102-2 containing n-type-semiconductor layer 102-1B containing the crystal phase used as an oxidation silicon principal component, and a crystal phase, the p type semiconductor layer 102-3 containing a crystal phase and the n-type-semiconductor layer 102-1 containing a crystal phase, and the i-type semiconductor layer 102-5 containing a crystal phase and the p type semiconductor layer 102-6 containing a crystal phase. That is, this point electromotive force component is the so-called pinpin mold double cel photovoltaic cell.

[0105] Like the example 1, deposition film formation equipment 201 was equipped with the band-like conductive substrate 204, and evacuation was fully carried out to 5x10 to 6 or less Torrs by the evacuation system which consists of a vacuum pump the substrate send container 202, the vacuum housings 211, 212, 213, 214, 215, 216, and 217 for semi-conductor formation, the crystallization containers 221 and 222, and whose substrate rolling-up container 203 are not illustrated.

[0106] Next, operating an evacuation system, material gas and dilution gas were supplied to the vacuum housings 211-217 for semi-conductor formation from the gas installation tubing 231-237, and the hydrogen gas of 500sccm(s) was supplied to the crystallization containers 221 and 222.

[0107] Moreover, H₂ gas of 500sccm(s) was supplied to each gas gate as gate gas from each non-illustrated gate gas supply line. The exhaust air capacity of an evacuation system was adjusted in this condition, and the pressure in the vacuum housing 211-217 for semi-conductor formation was adjusted to the desired pressure. Formation conditions were performed as shown in Table 6. Moreover, the inside of the crystallization container 221 and 222 was held to the pressure of 2Torr(s).

[Table 6]

211の形成条件	原料ガス	SiH ₄ : 20 sccm O ₂ : 100 sccm PH ₃ (H ₂ で2%希釈) : 30 sccm
	基板温度	300℃
	圧力	1.0 Torr
212の形成条件	原料ガス	SiH ₄ : 20 sccm O ₂ : 50 sccm PH ₃ (H ₂ で2%希釈) : 30 sccm
	基板温度	300℃
	圧力	1.0 Torr
215の形成条件	原料ガス	SiH ₄ : 20 sccm H ₂ : 100 sccm PH ₃ (H ₂ で2%希釈) : 30 sccm
	基板温度	300℃
	圧力	1.0 mTorr
213、216 の形成条件	原料ガス	SiF ₄ : 50 sccm H ₂ : 300 sccm
	基板温度	400℃
	圧力	100 Torr
214、217 の形成条件	原料ガス	SiH ₄ : 10 sccm H ₂ : 800 sccm BF ₃ (H ₂ で2%希釈) : 100 sccm
	基板温度	200℃
	圧力	1.2 Torr

[0108] In the place by which the pressure in the vacuum housing 211-217 for semi-conductor formation was stabilized, migration of the conductive substrate 204 was started in the direction of the substrate send container 202 to the substrate rolling-up container 203.

[0109] Next, a RF is introduced into the discharge electrodes 241-247 in the vacuum housing 211-217 for semi-conductor formation from RF generators 251-257. Glow discharge is occurred in the deposition interior of a room in the vacuum housing 211-217 for semi-conductor formation. The amorphous n-type-semiconductor layer which uses oxidation silicon as a principal component on the conductive substrate 204 on the conductive substrate 204 (15nm of thickness), After forming the amorphous n-type-semiconductor layer (15nm of thickness) which uses as a principal component the oxidation silicon which reduced the amount of oxygen, After forming the n-type-semiconductor layer containing the crystal phase which heat-treats at the infrared lamp heater 229, and uses oxidation silicon as a principal component Form the i-type semiconductor layer (2.0 micrometers of thickness) containing a crystal phase, and the p type semiconductor layer (10nm of thickness) containing a crystal phase, and a bottom cel is created. After forming and carrying out an amorphous n-type-semiconductor layer (30nm of thickness) furthermore, After forming the n-type-semiconductor layer which heat-treats at the infrared lamp heater 230, and contains a crystal phase The i-type semiconductor layer (1.2 micrometers of thickness) containing a crystal phase and the p type semiconductor layer (10nm of thickness) containing a crystal phase were

formed on the n-type-semiconductor layer containing said crystal phase, the top cel was created and the photovoltaic cell of a double cel was formed.

[0110] To the vacuum housing 211 for semi-conductor formation here The frequency of 13.56MHz, To the vacuum housing 212 for semi-conductor formation, the high-frequency power of power density 5 mW/cm³ The frequency of 13.56MHz, To the vacuum housing 213 for semi-conductor formation, the high-frequency power of 3 the power density of 5mW/cm The frequency of 2.45GHz, To the vacuum housing 214 for semi-conductor formation, the high-frequency power of power density 50 mW/cm³ The frequency of 13.56MHz, To the vacuum housing 215 for semi-conductor formation, the high-frequency power of power density 30 mW/cm³ The frequency of 13.56MHz, The high-frequency power of 3 was introduced into the vacuum housing 216 for semi-conductor formation, and the high-frequency power of 3 was introduced into the vacuum housing 217 for semi-conductor formation for the high-frequency power of power density 5 mW/cm³ the frequency of 13.56MHz, and the power density of 30mW/cm the frequency of 2.45GHz, and the power density of 50mW/cm.

[0111] Next, the formed band-like photovoltaic cell was processed into the 36cmx22cm solar cell module using non-illustrated continuation modularization equipment (example 4).

[0112] The solar cell module of operation 4 showed one 1.4 times the photoelectric conversion efficiency of this compared with the solar cell module of an example 1-2, and the solar cell module of an example 4 was excellent in adhesion, initial conversion efficiency, and the endurance over a temperature-and-humidity trial or a heat-and-high-humidity reverse bias impression trial. It turns out that the solar cell module which contains the photovoltaic cell of this invention from the above thing has the outstanding description.

[0113]

[Effect of the Invention] As mentioned above, according to this invention, it puts under the use over the bottom of humid, or a long period of time etc. under an elevated temperature. In the process after forming the transparence conductive layer containing a zinc oxide Or heat-treatment, Even when it includes the stroke of reducing atmosphere like annealing treatment and hydrogen processing It becomes possible to control the diffusion to the semi-conductor layer containing the silicon atom of a zinc atom, to control decline in the permeability of the transparence conductive layer containing a zinc oxide, and to control the fall of the adhesion force between the transparence conductive layer containing a base and a zinc oxide, and a semi-conductor layer.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

- [Drawing 1] The typical sectional view showing an example of the photovoltaic cell concerning an example
[Drawing 2] The typical sectional view showing an example of the semi-conductor layer concerning an example
[Drawing 3] The typical sectional view showing an example of the semi-conductor layer concerning an example
[Drawing 4] The typical sectional view showing an example of deposition film formation equipment which manufactures the photovoltaic cell concerning an example
[Drawing 5] The typical sectional view showing an example of the photovoltaic cell concerning an example
[Drawing 6] The typical sectional view showing an example of the photovoltaic cell concerning an example
[Drawing 7] The typical sectional view showing an example of the photovoltaic cell concerning an example
[Drawing 8] The typical sectional view showing an example of deposition film formation equipment which manufactures the photovoltaic cell concerning an example
[Drawing 9] The typical sectional view showing an example of the photovoltaic cell concerning an example

[Description of Notations]

- 101: Substrate
101-1: Base
101-2: Metal layer
101-3: The first transperence conductive layer
102: Semi-conductor layer
102-1: The n-type-semiconductor layer containing a crystal phase
102-1A: The layer containing oxidation silicon
102-1B: The n-type-semiconductor layer containing the crystal phase used as an oxidation silicon principal component
102-2: The i-type semiconductor layer containing a crystal phase
102-3: The p type semiconductor layer containing a crystal phase
102-3A: The layer containing oxidation silicon
102-3B: The p type semiconductor layer containing the crystal phase used as an oxidation silicon principal component
102-4: The n-type-semiconductor layer containing a crystal phase
102-5: The i-type semiconductor layer containing a crystal phase
102-6: The p type semiconductor layer containing a crystal phase
103: The second transperence conductive layer
104: Current collection electrode
201: Deposition film formation equipment
202: Substrate send container
203: Substrate rolling-up container
204: A conductive substrate
211-217: The vacuum housing for semi-conductor formation
221 222: Crystallization container
223 224: Excimer laser equipment
227, 228, 231-237: Gas installation tubing
229 230: Infrared lamp heater
241-247: Discharge electrode
251-257: RF generator

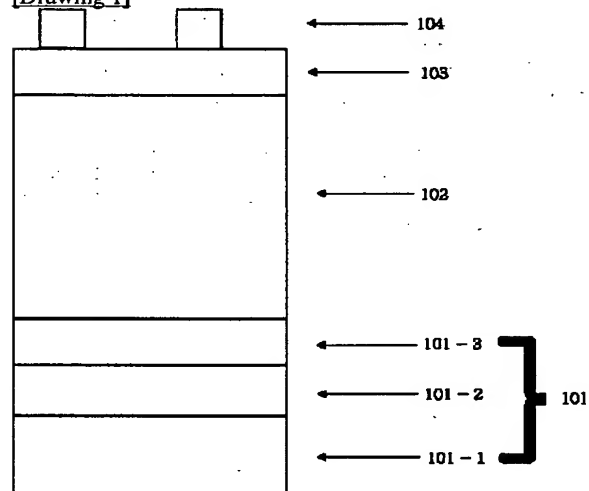
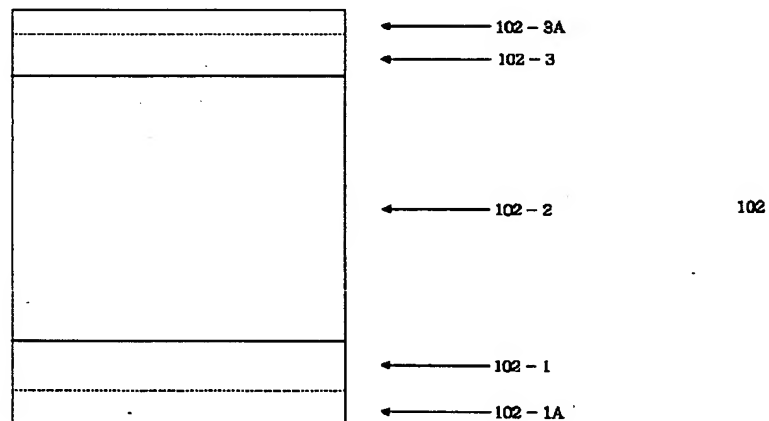
[Translation done.]

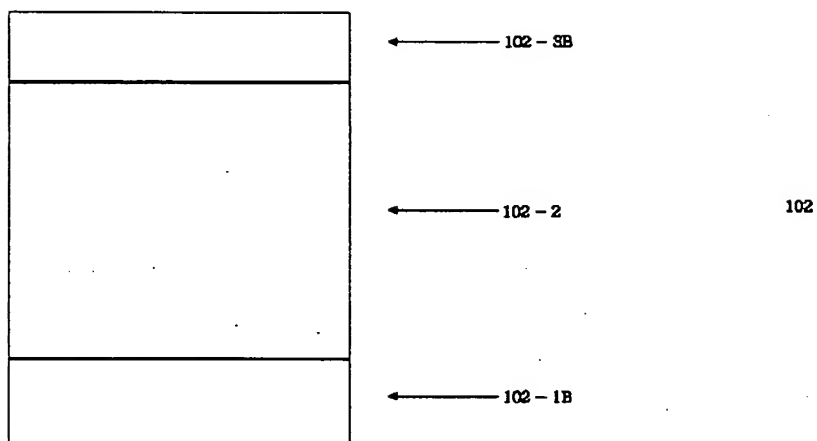
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

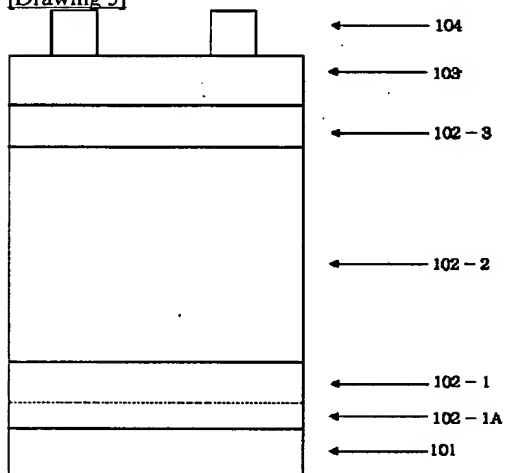
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

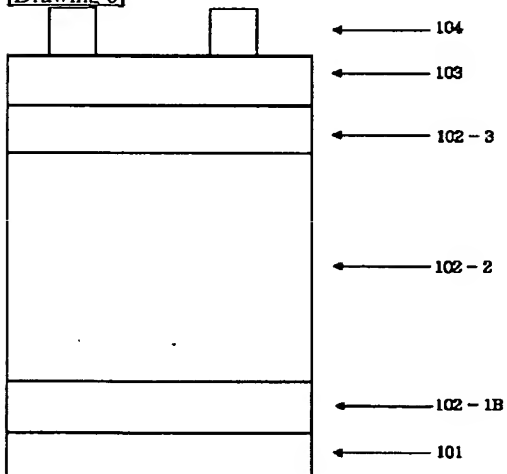
[Drawing 1][Drawing 2][Drawing 3]



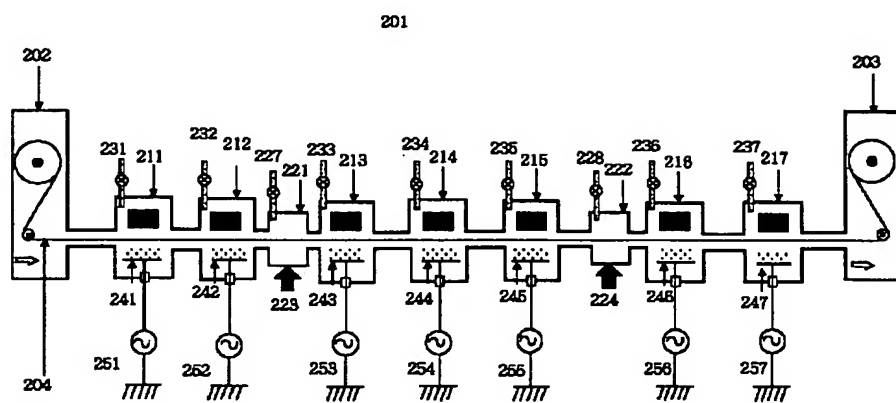
[Drawing 5]



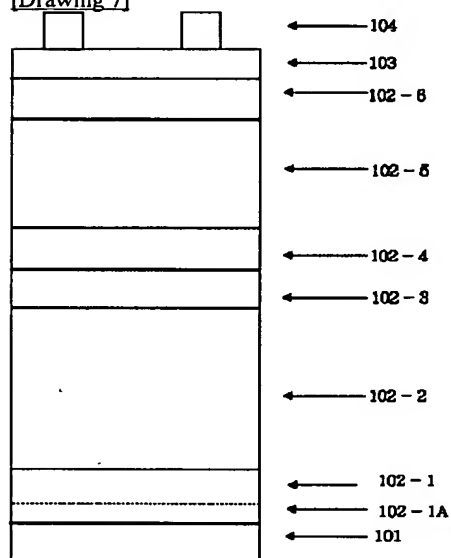
[Drawing 6]



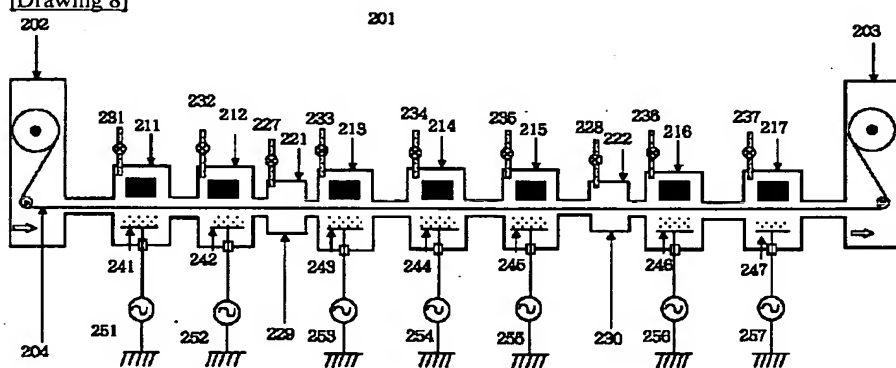
[Drawing 4]



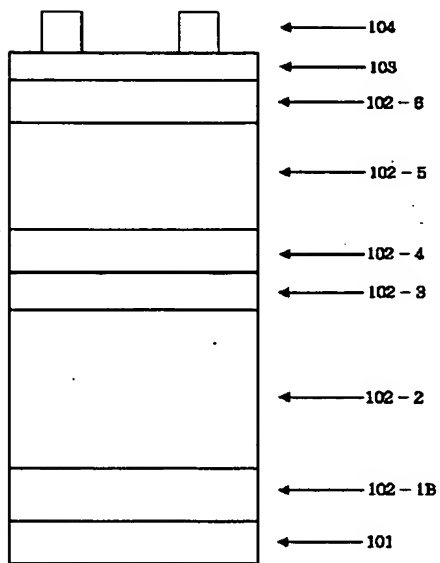
[Drawing 7]



[Drawing 8]



[Drawing 9]



[Translation done.]